

Министерство науки и образования
Российской Федерации
Ульяновский государственный университет

Инженерно-Физический факультет высоких технологий
Кафедра радиофизики и электроники

ЛАБОРАТОРНЫЕ РАБОТЫ

по дисциплине

МИКРОСХЕМОТЕХНИКА

Методические указания

Составитель: О.Ю. Сабитов

Ульяновск 2019

Министерство науки и образования
Российской Федерации
Ульяновский государственный университет

ББК 32.841
УДК 621.372.061 (076)

Печатается по решению Ученого совета физико-технического факультета УлГУ

Рецензент: доцент кафедры физического материаловедения УлГУ,
к.ф-м.н., *А. А. Соловьев*

О. Ю. Сабитов. Лабораторные работы по дисциплине «Микросхемотехника»: Методические указания. - Ульяновск: УлГУ. 2019. - 64 с.

В методических указаниях к лабораторным работам приводятся задания и методика выполнения восьми лабораторных работ по курсу «Микросхемотехника». Материал методических указаний охватывает разделы цифровой и импульсной микросхемотехники: переходные процессы в биполярном транзисторном ключе; базовые логические элементы; триггеры; регистры; счетчики электрических импульсов; оперативное запоминающее устройство; устройства формирователей импульсов. Содержание заданий соответствует образовательному стандарту и типовой программе магистратуры по направлению подготовки 03.04.02 – физика.

Материал подготовлен на кафедре радиофизики и электроники УлГУ.
Табл.13, Ил.36, Библ. назв.11.

© Ульяновский государственный университет, 2019

СОДЕРЖАНИЕ

стр

1. ЦЕЛИ И ЗАДАЧИ ЛАБОРАТОРНОГО ПРАКТИКУМА	4
2. МЕТОДИКА БЕЗОПАСНОГО ПРОВЕДЕНИЯ РАБОТ	5
3. ПЕРЕЧЕНЬ ИСПОЛЬЗУЕМОГО ОБОРУДОВАНИЯ	8
4. ПРАВИЛА ОФОРМЛЕНИЯ ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ	11
5. ПОРЯДОК ОТЧЕТНОСТИ И ПРИЕМА ЗАЧЕТА ПО ЛАБОРАТОРНЫМ РАБОТАМ	13
ЛАБОРАТОРНАЯ РАБОТА №1	14
ЛАБОРАТОРНАЯ РАБОТА №2	22
ЛАБОРАТОРНАЯ РАБОТА №3	28
ЛАБОРАТОРНАЯ РАБОТА №4	33
ЛАБОРАТОРНАЯ РАБОТА №5	39
ЛАБОРАТОРНАЯ РАБОТА №6	45
ЛАБОРАТОРНАЯ РАБОТА №7	52
ЛАБОРАТОРНАЯ РАБОТА №8	59

1. ЦЕЛИ И ЗАДАЧИ ЛАБОРАТОРНОГО ПРАКТИКУМА

1.1. Целью лабораторного практикума по дисциплине «Микросхемотехника» является формирование у студентов практических навыков измерений характеристик элементов микропроцессорных систем и микро-ЭВМ посредством лабораторного измерительного стенда, усвоение студентами принципов работы исследуемых элементов, методов измерения их основных параметров и характеристик.

1.2. Задание к каждой лабораторной работе предусматривает:

1.2.1. Предварительную домашнюю подготовку студента к лабораторной работе, включающую:

1.2.1.1. Проработку рекомендуемой литературы (список литературы приведен в конце методических указаний) и описания настоящих методических указаний по исследуемому объекту.

1.2.1.2. Подготовка ответов на контрольные вопросы.

1.2.1.3. Заготовку отчета (бланк протокола исследований) по выполняемой работе в соответствии с правилами оформления (см. раздел 4) со свободными местами для внесения результатов экспериментов, расчетов и формулирования выводов по работе.

1.2.2. Ознакомление с измерительными приборами, необходимыми для проведения эксперимента, принципом их работы и техническими характеристиками.

1.2.3. Проведение лабораторного эксперимента по измерению параметров и исследованию характеристик исследуемого объекта.

1.2.4. Выполнение необходимых расчетов, включая расчеты погрешности измерения, анализ полученных экспериментальных и расчетных результатов.

1.2.5. Формулирование выводов и оформление отчета по лабораторной работе (см. раздел 4).

2. МЕТОДИКА БЕЗОПАСНОГО ПРОВЕДЕНИЯ РАБОТ

- 2.1. К работе не допускаются студенты, не прошедшие инструктаж по технике безопасности, не ознакомившиеся с описанием работы и не имеющие предварительно заготовленного бланка протокола исследований.
- 2.2. Работа студентов разрешается только на исправном оборудовании.
- 2.3. Выполнение работы разрешается только бригадой, состоящей не менее чем из двух человек.
- 2.4. Подготовка приборов к работе осуществляется при отключенном питании, кроме случаев, оговоренных в указаниях к работе.
- 2.5. Сборка электрической цепи и изменение схемы измерения производится только при полностью отключенном напряжении и только с разрешения преподавателя, кроме случаев, оговоренных в указаниях к работе. Сборку электрической цепи осуществляет один из членов бригады, второй его контролирует.
- 2.6. Собрав и проверив схему измерения, необходимо установить ручку регулирования амплитуды напряжения источника сигнала в начальное положение, измерительные приборы – на наибольший предел и доложить преподавателю о готовности к работе.
- 2.7. Разрешение на подачу напряжения дает преподаватель после проверки схемы.
- 2.8. Включение производится только тех приборов, которые непосредственно задействованы для проведения эксперимента.
- 2.9. Выполнив тот или иной этап работы, необходимо снять напряжение и, показав результаты измерений преподавателю, получить разрешение на требуемые изменения в схеме. Сделав изменения в схеме, необходимо снова показать ее преподавателю и получить его разрешение на подачу напряжения для дальнейших исследований.
- 2.10. При обнаружении неисправности, появлении признаков перегрузки или перегрева оборудования, срабатывании защиты источника питания или при возникновении неясности в проведении работы немедленно снять напряжение и обратиться к преподавателю.
- 2.11. По окончании работы необходимо выключить все приборы, установить ручки регулирования и переключатели в начальное положение, демонтировать соединительные провода и кабели, доложить

преподавателю о завершении работы. Сдать все демонтированные провода и кабели и предъявить рабочее место инженеру или преподавателю.

2.12. Категорически запрещается:

2.12.1. Приступать к выполнению работ без ознакомления с правилами техники безопасности.

2.12.2. Работать на неисправном оборудовании.

2.12.3. Выполнять работу одному человеку.

2.12.4. Самостоятельно включать главный щит электрического питания.

2.12.5. Включать оборудование без предварительной проверки его преподавателем и без разрешения преподавателя.

2.12.6. Включать незадействованные в эксперименте приборы.

2.12.7. Производить переключения в схемах, находящихся под напряжением, если этого не допускает инструкция к работе.

2.12.8. Касаться оголенных проводников и незаизолированных частей аппаратуры.

2.12.9. Оставлять без наблюдения приборы и установки, находящиеся под напряжением.

2.12.10. Использовать оборудование не по назначению, превышать номинальные параметры его работы.

2.12.11. Включать посторонние электрорадиоприборы и аппаратуру, кроме калькуляторов.

2.12.12. Производить порчу лабораторного оборудования и измерительных приборов, выполнять демонтаж их отдельных частей и блоков, пытаться самостоятельно устранить неисправность.

2.12.13. Загромождать рабочее место в лаборатории портфелями, одеждой, книгами, зонтами.

2.12.14. Облокачиваться на оборудование и приборы, бесцельно ходить по лаборатории, отвлекать товарищей, громко разговаривать, допускать в лабораторию посторонних.

2.13.15. Вмешиваться в работу других бригад.

2.14.16. Открывать без разрешения преподавателя форточки и окна.

2.13. При несчастном случае необходимо:

2.13.1. Обесточить поражающее оборудование, высвободить пострадавшего от действия тока, но так, чтобы самому не оказаться под напряжением и сообщить о случившемся преподавателю.

2.13.2. Оказать первую помощь пострадавшему под руководством преподавателя, не допуская паники и неорганизованности.

2.13.3. При необходимости вызвать скорую помощь по телефону 03. Искусственное дыхание производить до приема пострадавшего врачом скорой помощи.

2.13.4. Доложить заведующему кафедрой.

3. ПЕРЕЧЕНЬ ИСПОЛЬЗУЕМОГО ОБОРУДОВАНИЯ

3.1. Лабораторное оборудование включает в себя стенд универсальный по основам автоматики и вычислительной техники и стенд ЛОЭ2. Стенд по основам автоматики и вычислительной техники позволяет проводить лабораторные работы по изучению и исследованию следующих элементов, узлов и устройств цифровой вычислительной техники:

- Логических элементов НЕ, ИЛИ, ИЛИ-НЕ, И, И-НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ, НЕРАВНОЗНАЧНОСТЬ;
- Комбинационных узлов, собранных на базовых логических элементах -трехразрядного устройства проверки на четность, устройства сравнения двух двухразрядных чисел, двоичного одноразрядного сумматора (два варианта);
- Комбинационных узлов, выполненных в виде самостоятельных ИМС – дешифратора, демультиплексора, преобразователя двоичного кода в код семисегментного индикатора, четырехразрядного двоичного сумматора, четырехразрядного арифметическо-логического устройства;
- Последовательных элементов, собранных на базовых логических элементах – RS-триггера на элементах И-НЕ, RS-триггера на элементах ИЛИ-НЕ;
- Последовательных элементов и узлов, выполненных в виде самостоятельных ИМС: RS-триггера, D-триггера, T-триггера, двухразрядного параллельного регистра, двухразрядного последовательного регистра, четырехразрядного универсального регистра, кольцевого счетчика, суммирующего и вычитающего двоичных счетчиков, счетчика с коэффициентом счета, некратным степени 2, реверсивного счетчика с предустановкой, оперативного запоминающего устройства с организацией 19x4 бит.
- Модели микро-ЭВМ в составе: АЛУ, ОЗУ, регистров операндов, команды и адреса, регистра-аккумулятора, мультиплексора общей шины, дешифратора сигналов управления, устройств ввода и вывода информации.

Стенд состоит из общего блока ввода-вывода информации и шести сменных плат, на которых установлены все исследуемые элементы, узлы и устройства. Стенд комплектуется набором сменных технологических карт

(28 штук) с функциональными схемами исследуемых устройств. Стенд выпускается в двух вариантах: с питанием от внешнего источника постоянного тока и с питанием от сети.

Основные технические данные:

- Элементная база - ИМС серий К155 и К555.
- Напряжение питания, В: постоянное – 5 ± 0.25 (вариант 2) и переменное – 220 ± 20 , 50 Гц (вариант 1).
- Максимальный потребляемый ток, А: от источника постоянного тока – 0.8, от источника переменного тока – 0.3.
- Ввод данных и выбор режимов – ручной, при помощи тумблеров и кнопок.
- Вывод данных - на светодиодный дисплей в двоичном, десятичном и шестнадцатеричном кодах.
- Габаритные размеры не более, мм: блока ввода-вывода – $250 \times 230 \times 140$, сменных плат – $115 \times 95 \times 157$.
- Общая масса не более, кг – 3.

Стенд ЛОЭ2 позволяет проводить лабораторные работы по изучению и исследованию следующих схем и устройств, выполненных в виде сменных блоков:

- Ключевой режим работы транзистора;
- Три схемы включения транзистора;
- Усилитель широкополосный;
- Диоды в источниках питания;
- Транзисторно-транзисторный ключ;
- Ключ на транзисторах с эмиттерной связью;
- Мультивибратор на операционных усилителях;
- Схемы формирования импульсов;
- Одновибраторы на логических микросхемах;
- Мультивибраторы на логических микросхемах;

Стенд ЛОЭ2 состоит из основного блока и применяется совместно со сменными блоками, которые вставляются в стенд со стороны задней стенки и соединяются с ним через разъем. При установке сменного блока в стенд на него через контакты подаются все необходимые питающие напряжения и сигналы. Для облегчения замены блоков предусмотрен экстракторный механизм, выполненный в виде двух рычагов,

расположенных со стороны задней стенки.

Основные технические данные стенда ЛОЭ2:

- Пределы измерения постоянных напряжений, В - от 0 до 20;
- Пределы измерения постоянного тока, мА - от 0 до 20;
- Погрешность измерений напряжений и токов не более, % - 10;
- Выбор режима работы прибора, пределов измерений и полярности при измерении напряжений и токов - ручной;
- Питание стенда от сети переменного тока напряжением $220 \pm 10\%$;
- Питание стенда от сети переменного тока частотой 50 ± 1 Гц;
- Потребляемая мощность не более 100 ВА;
- Габаритные размеры стенда не более, мм - $520 \times 310 \times 160$;
- Масса стенда не более, кг - 13;
- Габаритные размеры сменного блока не более, мм - $195 \times 185 \times 36$;
- Масса сменного блока не более, кг - 0.8;

Блок питания стенда обеспечивает стабилизированное постоянное напряжение:

- $\pm 15 \text{ В} \pm 2\%$ при максимальном токе нагрузки 0.2 А;
- $5 \text{ В} \pm 5\%$ при максимальном токе нагрузки 0.5 А;
- два стабилизированных напряжения постоянного тока, регулируемого в пределах $\pm 12 \text{ В} \pm 20\%$ при максимальном токе нагрузки 0.1 А.

Блок питания стенда обеспечивает нестабилизированное напряжение переменного тока:

- $7.6 \text{ В} \pm 25\%$; $8.9 \text{ В} \pm 25\%$; $10.0 \text{ В} \pm 25\%$; $11.3 \text{ В} \pm 25\%$; $12.6 \text{ В} \pm 25\%$; $13.9 \text{ В} \pm 25\%$ при максимальном токе нагрузки 0.1 А.

4. ПРАВИЛА ОФОРМЛЕНИЯ ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ

4.1. Отчет оформляется на листах белой (клетчатой) бумаги формата А4 (210 x 297 мм) или близком к нему. Допускается использовать обе стороны листа.

4.2. Текст следует оформлять с соблюдением размеров полей: слева – 30 мм, справа – 10 мм, сверху – 20 мм, снизу – 30 мм.

4.3. На первом листе вверху необходимо сделать заголовок:

УЛЬЯНОВСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ Физико-технический факультет

Кафедра микроэлектроники

Дисциплина «Микросхемотехника»

ЛАБОРАТОРНАЯ РАБОТА № ___

(название работы)

Выполнил(и) студент(ы) группы _____

(№ группы) (Ф.И.О.)

4.4. Отчет должен содержать:

- цель работы;
- задание с исходными данными;
- описание по пунктам выполненной работы, приведение необходимых схем, рисунков, таблиц, графиков, а также расчетных формул с численными значениями;
- выводы по каждому пункту экспериментальной части задания.

4.5. Текст отчета, рисунки, таблицы выполняются чернилами, фломастером или пастой одного цвета (черной, синей, фиолетовой) и оформляются в соответствии с требованиями к отчетам по научно-исследовательским работам (ГОСТ 7.32-81). Рисунки должны обязательно иметь номер и подрисовочные подписи, таблицы - сверху наименование и номер.

4.6. Принципиальные схемы и схемы замещения должны соответствовать ГОСТ 2.721-74 и представляются в виде рисунков.

4.7. Графики представляются в виде рисунков и имеют поясняющие

обозначения или надписи, указывающие на принадлежность к экспериментальным или расчетным характеристикам.

4.8. Рисунки, оформленные на кальке или клетчатой (миллиметровой) бумаге, в отчете размещаются по ходу описания работы и должны быть приклеены.

4.9. Все листы отчета должны быть пронумерованы и скреплены.

5. ПОРЯДОК ОТЧЕТНОСТИ И ПРИЕМА ЗАЧЕТА ПО ЛАБОРАТОРНЫМ РАБОТАМ

5.1. Зачет по каждой лабораторной работе производится преподавателем при наличии правильно оформленного отчета в результате индивидуального собеседования со студентами по выявлению у них знаний и практических навыков по исследуемому объекту.

5.2. Допускается оформление одного отчета на бригаду студентов.

5.3. Прием зачета по лабораторной работе проводится во время текущего занятия или в любой период времени последующих занятий. Студенты, имеющие к началу очередного занятия более двух задолженностей, к занятию не допускаются.

5.4. По окончании лабораторного практикума организуется зачетное занятие, на котором преподавателем подводятся итоги выполнения работ и после сдачи всех задолженностей проводится устный опрос студентов по тематике лабораторного практикума.

ЛАБОРАТОРНАЯ РАБОТА №1

КЛЮЧЕВОЙ РЕЖИМ РАБОТЫ ТРАНЗИСТОРА

Цель работы: экспериментальное исследование переходных характеристик биполярного транзисторного ключа.

Общие сведения: Ключевой схемой или ключом называется устройство, которое может находиться только в двух состояниях - замкнутом или разомкнутом (рис.1.1). Ключевая схема переходит из одного состояния в другое при воздействии управляющего сигнала, осуществляя при этом коммутацию соответствующих цепей.

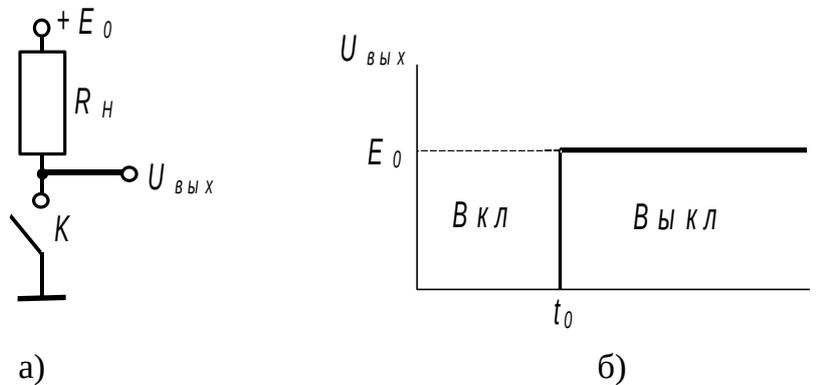


Рис.1.1. Идеальный электрический ключ: а - электрическая схема, б - временная диаграмма

При замкнутом ключе K в состоянии "включено" через сопротивление нагрузки R_H течет ток и выходное напряжение $U_{вых}=0$. При разомкнутом ключе в состоянии "выключено" цепь разомкнута, ток отсутствует и $U_{вых}=E_0$.

Транзисторный ключ по своим свойствам близок к идеальному ключу: обладает малым сопротивлением в состоянии "включено" и большим сопротивлением в состоянии "выключено". Схема простейшего транзисторного ключа приведена на рис.1.2.

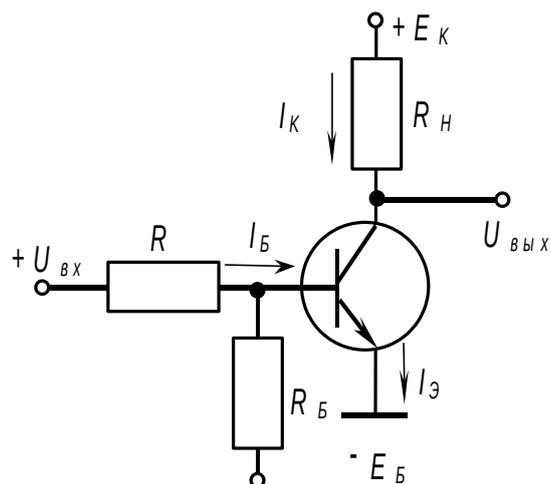


Рис.1.2. Схема транзисторного ключа

В ключевом режиме работы транзистора рабочая точка может находиться только в двух положениях, соответствующих двум стационарным состояниям ключа: либо в области отсечки (точка А), при этом транзистор заперт, либо в области насыщения (точка В), где транзистор открыт (режим насыщения) (рис.1.3).

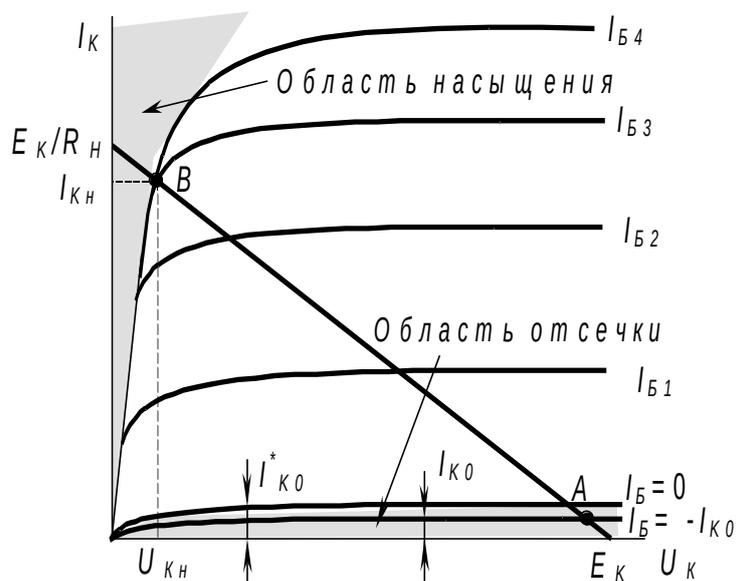


Рис.1.3. Выходные вольтамперные характеристики транзисторного ключа

Режим отсечки: в исходном состоянии (в отсутствии сигнала на входе) транзистор закрыт. Надежное состояние "выключено" обеспечивается путем подачи отрицательного потенциала на базу транзистора ($U_{б} < 0$) от источника $E_{б}$ через резистор $R_{б}$. При этом через

транзистор протекает минимальный тепловой ток коллектора I_{K0} . Сопротивление транзистора максимально. Рабочая точка транзистора находится на нагрузочной прямой в области выходных характеристик, соответствующих режиму отсечки (рис.1.3). Следует отметить, что при $U_B=0$ ($I_B=0$) ток коллектора равен I_{K0}^* и заметно превышает тепловой ток коллектора I_{K0} . Поэтому в транзисторных ключах обычно обеспечивают режим глубокой отсечки (точка А на рис.1.3). Условие глубокой отсечки описывается следующим соотношением:

$$|U_B| \geq |U_{B0}|, \quad (1.1)$$

где U_{B0} - пороговое напряжение запириания, представляет собой наименьшее отрицательное напряжение, при котором управляемый ток транзистора обращается в нуль и $I_K=I_{K0}$.

В области глубокой отсечки ток базы I_{B0} примерно равен току I_{K0} , но в отличие от него положителен ($-I_{B0}=I_{K0}$), так как он вытекает из базы, а ток I_{K0} втекает в коллектор. При этом напряжение на выходе примерно равно напряжению на коллекторе ($U_{вых} \approx E_K$).

Режим насыщения: при подаче на вход ключа отпирающего напряжения положительной полярности эмиттерный переход транзистора сместится в прямом направлении, в электродах транзистора возникнут прямые токи и рабочая точка начнет смещаться вверх по нагрузочной прямой. Пока рабочая точка перемещается в активной области входных характеристик увеличение отпирающего напряжения сопровождается увеличением тока базы и соответствующим ростом коллекторного тока. При этом входной (базовый) и выходной (коллекторный) токи связаны между собой линейно:

$$I_K = \beta I_B, \quad (1.2)$$

где β - коэффициент усиления транзистора в схеме с общим эмиттером.

По мере роста коллекторного тока увеличивается падение напряжения на резисторе R_H . Выходное (коллекторное) напряжения, равное $U_{вых}=E_K-U_{RH}$, уменьшается. Это происходит до тех пор, пока рабочая точка транзистора не попадет в точку В на нагрузочной прямой (рис.1.3). При этом коллекторный ток достигает значения I_{KH} , практически равного E_K/R_H , и почти все напряжение источника E_K падает на сопротивлении R_H . Напряжение на коллекторе $U_{вых} \approx 0$. Транзистор входит в режим насыщения. Значение тока базы, при котором рабочая точка транзистора

достигает области насыщения (точка B), называется током базы $I_{Бн}$ на границе насыщения. Дальнейшее увеличение входного отпирающего напряжения и соответствующий рост базового тока (рис.1.3) не вызывает увеличения коллекторного тока, так как последний не может быть больше $I_{Кн} \approx E_K/R_H$. Режим насыщения транзистора соответствует включенному состоянию ключа, когда сопротивление его минимально и через него протекает максимальный ток. Условием насыщения транзистора является:

$$I_B \geq I_{Бн} . \quad (1.3)$$

Таким образом, основными режимами работы транзистора в схеме ключа являются: режим отсечки (выключенное состояние) и режим насыщения (включенное состояние). Время пребывания транзистора в активном режиме соответствует переходу ключа из одного состояния в другое (время переходного процесса).

Переходные процессы в транзисторном ключе: если ток базы транзистора изменяется скачком, то соответствующее изменение коллекторного тока и заряда в базе задерживается на время переходных процессов. Переходные процессы обусловлены инерционностью транзистора, которые определяются процессами диффузии неосновных носителей заряда и влиянием барьерных емкостей $p-n$ переходов.

Процесс включения: в исходном состоянии на базе транзистора имеется некоторый отрицательный потенциал ($-U_{Б0}$), создаваемый источником E_B . Оба $p-n$ перехода смещены в обратном направлении и барьерные емкости заряжены до соответствующих напряжений. В цепи базы протекает ток $I_B = -I_{К0}$, напряжение на выходе (коллекторе) $U_{вых} = E_K - I_K R_H$.

В момент времени t_1 (рис.1.4) напряжение U_B скачком изменяется до $U_{вх}$, что приводит к скачкообразному росту тока базы. Поскольку входное сопротивление транзистора резко падает, величина базового тока определяется сопротивлением R (рис.1.2) и равна $I_B = U_{вх}/R$. Прямое смещение базового перехода и возникновение эмиттерного тока задерживается на время перезарядки барьерной емкости $C_{БЭ}$ (интервал времени $t_2 - t_1$). Транзистор переходит в активный режим и ток коллектора начинает экспоненциально возрастать. Уровень коллекторного тока, к которому стремится экспонента, зависит от управляющего тока базы. Он равен $I_{Кнас}$ только при $I_B = I_{Бн}$. При $I_B > I_{Бн}$ этот уровень лежит выше. Так как

при достижении коллекторным током значения $I_{Кнас} \approx E_K/R_H$ рост тока прекращается (момент времени t_3), задержка включения транзистора будет тем меньше, чем больше отношение I_B/I_{BH} , называемое коэффициентом насыщения транзистора.

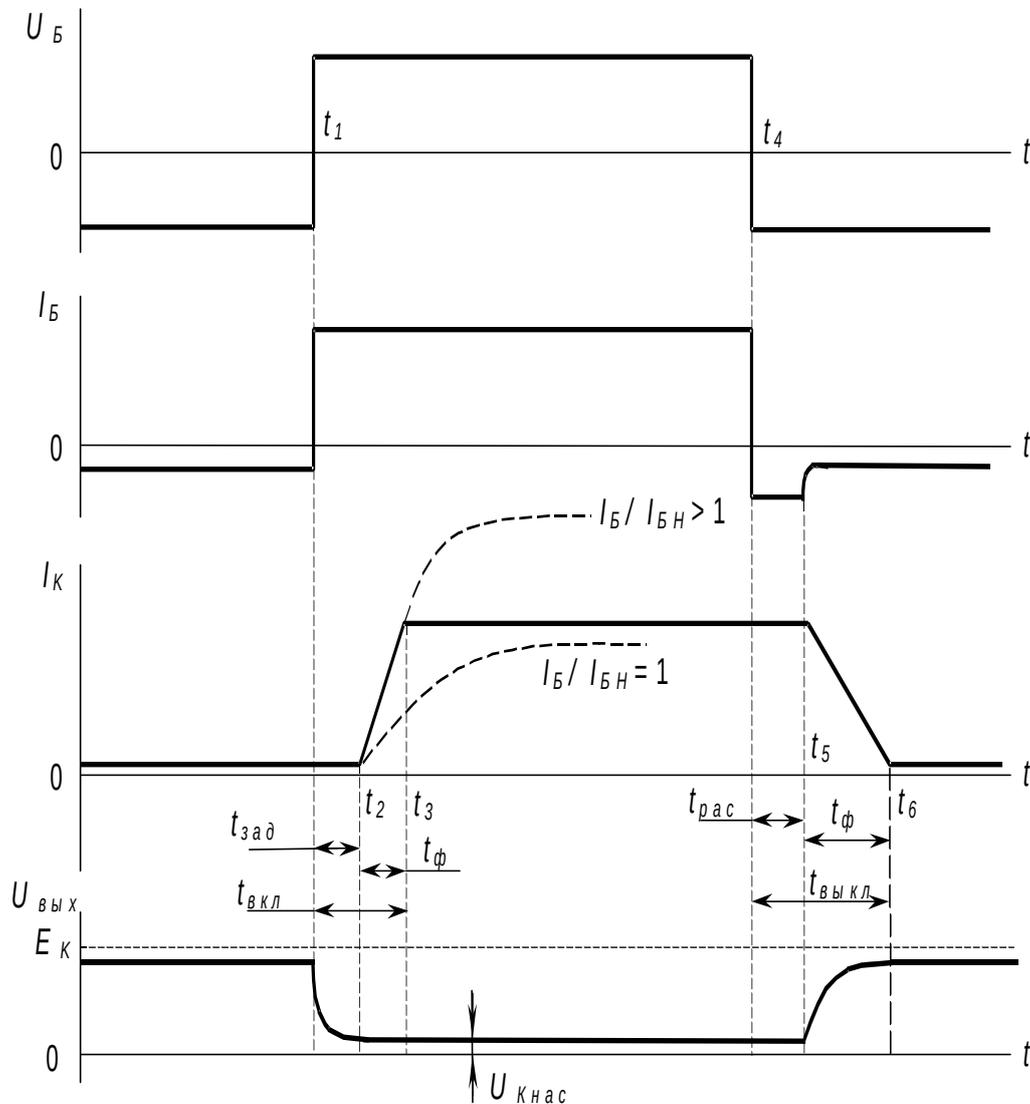


Рис.1.4. Переходные процессы транзисторного ключа

При достижении коллекторным током значения $I_{Кн}$ напряжение на коллекторе падает до $U_{Кн} = E_K - I_{Кн}R_H \approx 0$, однако переходные процессы на этом не заканчиваются, так как при $I_B/I_{BH} > 1$ происходит накопление избыточного заряда в базе транзистора.

Таким образом, переходный процесс при включении транзисторного ключа состоит из трех этапов: задержки, формирования фронта

коллекторного напряжения и накопления избыточного заряда. Время включения определяется длительностью первых двух этапов.

Процесс выключения: инерционность процесса выключения обусловлена теми же свойствами транзистора, что и при включении. С позиций наличия заряда в базе насыщенный транзистор можно рассматривать как заряженную емкость. При этом время выключения определяется скоростью рассасывания заряда, накопленного в базе.

Пусть в момент времени t_4 напряжение на входе ключа скачкообразно возвращается к исходному уровню. Ток базы меняет знак, однако по величине он больше $-I_{K0}$, поскольку в этот ток вносит вклад накопившийся в базе избыточный заряд. Следовательно, чем большим обратным током базы выключается транзистор, тем быстрее протекает процесс рассасывания накопленного избыточного заряда.

По окончании процесса рассасывания рабочая точка транзистора возвращается в активную область и ток коллектора начинает убывать, при этом происходит формирование фронта коллекторного напряжения также по экспоненциальному закону. К моменту времени t_6 весь накопленный заряд оказывается выведенным из базы и начинается смещение эмиттера в обратном направлении. При этом происходит зарядка соответствующих барьерных емкостей.

Переходный процесс при выключении можно также разделить на три этапа: рассасывание избыточного заряда, формирование фронта коллекторного напряжения и смещение эмиттерного перехода в обратном направлении. Время выключения складывается из времени рассасывания избыточного заряда и длительности фронта.

Рассмотренные особенности переходных процессов показывают, что требования к коэффициенту насыщения $I_B/I_{Bн}$ весьма противоречивы: его увеличение приводит, с одной стороны, к уменьшению времени включения, с другой - к увеличению времени выключения. Одним из способов устранения данного противоречия является использование входных импульсов сложной формы.

Переходные процессы ограничивают максимальную частоту переключения транзистора, то есть определяют быстродействие транзисторного ключа.

Лабораторная установка: состоит из стенда ЛОЭ2 со сменной панелью "Ключевой режим работы транзистора", генератора прямоугольных импульсов и двухканального осциллографа С1-77.

Экспериментальная часть:

1. Коммутаторы стенда ЛОЭ2 поставить в положение "1", "3", "5".
2. На вход схемы "Вх1" подать с генератора прямоугольные импульсы отрицательной полярности амплитудой 5-10 В, частотой 3-5 кГц, длительностью 50 мкс. Для контроля указанных параметров следует подключить канал I осциллографа к гнезду контрольной точки "КТ2" стенда ЛОЭ2.
3. Канал II осциллографа подключить к гнезду "КТ" стенда ЛОЭ2, а на панели "Контрольные точки" нажать кнопку "КТ5" (над соответствующей клавишей должен загореться индикатор).
4. Провести исследование переходных характеристик транзисторного ключа (времена включения и выключения) для различных значений уровня входного сигнала (2-3 значения) и сопротивления нагрузки (5 значений). Изменение уровня входного сигнала осуществляется с помощью ручки регулировки амплитуды генератора прямоугольных импульсов, сопротивление нагрузки выбирается галетным переключателем "коммутаторы 16-20" стенда ЛОЭ2.
5. По снятым осциллограммам определить времена включения и выключения транзисторного ключа для различных значений амплитуд входного сигнала и сопротивлений нагрузки. По полученным результатам экспериментальных исследований сформулировать выводы.

При подготовке к сдаче зачета по лабораторной работе:

1. Изучить работу транзисторного ключа: состояния $p-n$ переходов в режимах отсечки и насыщения, положение рабочей точки на семействе выходных вольт-амперных характеристик.
2. Усвоить свойства транзисторного ключа в состояниях "включено" (режим насыщения) и "выключено" (режим отсечки).
3. Уметь объяснять эпюры токов и напряжений, описывающих переходные процессы транзисторного ключа.

4. Ознакомиться с методами повышения быстродействия транзисторного ключа.

Контрольные вопросы:

1. Нарисуйте схему электромеханического ключа и поясните распределение токов и напряжений в состояниях "включено" и "выключено".

2. Охарактеризуйте свойства транзисторного ключа в открытом и закрытом состояниях.

3. Объясните по вольт-амперным характеристикам транзистора, как его можно использовать в качестве ключевого элемента.

4. Изобразите схему транзисторного ключа и запишите условия насыщения транзистора. Покажите расположение рабочей точки на вольт-амперной характеристике в состояниях "включено" и "выключено".

5. Как протекают переходные процессы в транзисторном ключе? Изобразите эпюры токов и напряжений в схеме. Чем ограничивается быстродействие транзисторного ключа?

6. Как зависят быстродействие транзисторного ключа от уровня входного сигнала?

7. Как зависит быстродействие транзисторного ключа от сопротивления нагрузки?

8. Какие методы используются для повышения быстродействия транзисторных ключей?

ЛАБОРАТОРНАЯ РАБОТА №2 ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ

Цель работы: экспериментальное исследование основных логических элементов.

Общие сведения: К основным логическим элементам относятся устройства, реализующие элементарные логические функции И, ИЛИ, НЕ, а также некоторые простые логические функции на их основе (например, И-НЕ, ИЛИ-НЕ, исключающее ИЛИ).

Буфер: не изменяет логического состояния цифрового сигнала, то есть $F=x$ (рис.2.1). Буфер применяется для повышения нагрузочной способности по току и формирования логических уровней в устройствах сопряжения.

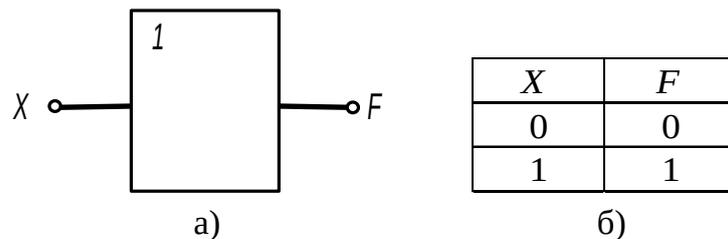


Рис.2.1. Условное обозначение (а) и таблица истинности (б) буфера

Логическая операция НЕ (инвертор): реализует операцию отрицания, то есть $F = \bar{x}$. Если $x=0$ $F=1$ и наоборот, если $x=1$ $F=0$ (рис.2.2). Инверторы применяются для усиления сигнала по току и в схемах интерфейсов.

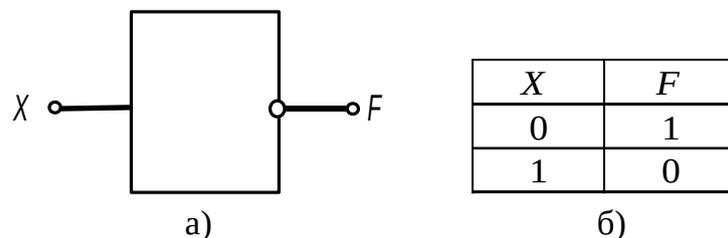


Рис.2.2. Условное обозначение (а) и таблица истинности (б) инвертора

Логическая операция И: реализует конъюнкцию двух или более логических переменных (логическое умножение), то есть $F=x \wedge y$ (рис.2.3).

Значение $F=1$, когда значения всех переменных равно 1, в противном случае $F=0$.

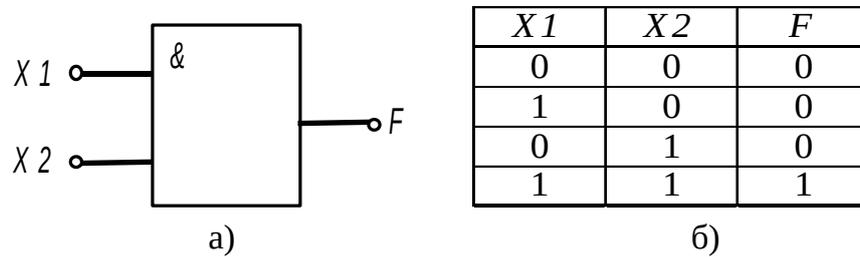


Рис.2.3. Условное обозначение (а) и таблица истинности (б) логической операции **И**

Логическая операция ИЛИ: реализует дизъюнкцию двух или более логических переменных (логическое сложение), то есть $F=x+y$ (рис.2.4). Значение $F=1$, когда хотя бы одна из переменных имеет значение 1.

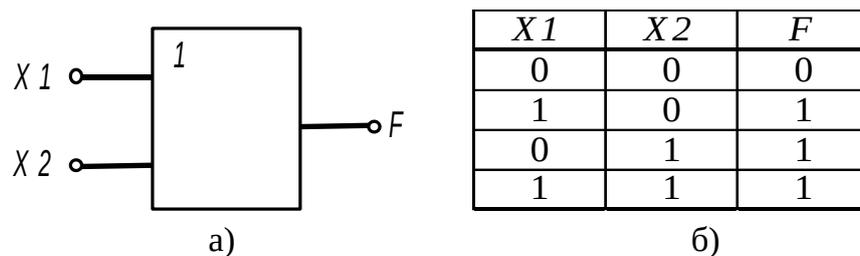


Рис.2.4. Условное обозначение (а) и таблица истинности (б) логической операции **ИЛИ**

Логическая операция И-НЕ: состоит из элемента **И** и инвертора и осуществляет отрицание результата операции **И** (рис.2.5).

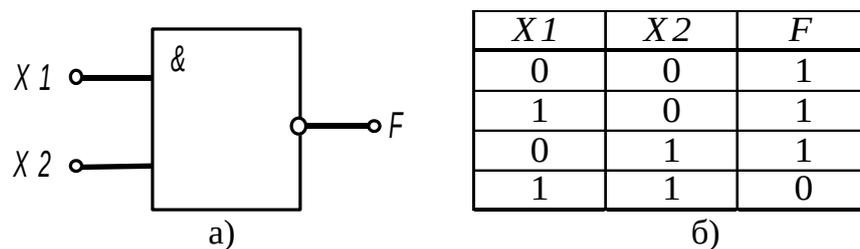


Рис.2.5. Условное обозначение (а) и таблица истинности (б) логической операции **И-НЕ**

Логическая операция ИЛИ-НЕ: состоит из элемента **ИЛИ** и инвертора и осуществляет отрицание результата операции **ИЛИ** (рис.2.6).

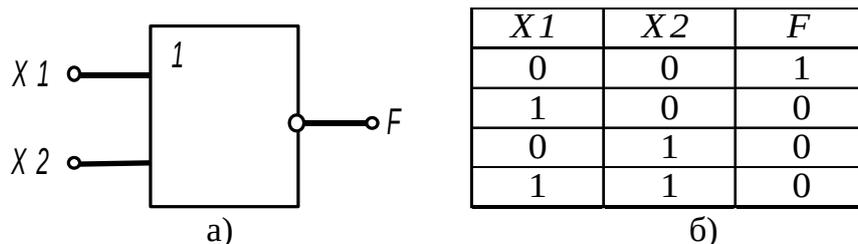


Рис.2.6. Условное обозначение (а) и таблица истинности (б) логической операции **ИЛИ-НЕ**

Логическая операция ИСКЛЮЧАЮЩЕЕ ИЛИ: значение данной логической функции (сумматора по модулю 2) равно 1, если один из входов находится в состоянии логической единицы, а другой - в состоянии логического нуля. Другими словами, если на нечетное число входов подана логическая единица, то значение функции равно 1, а если на четное число входов подана логическая единица, то значение функции равно 0 (рис.2.7).

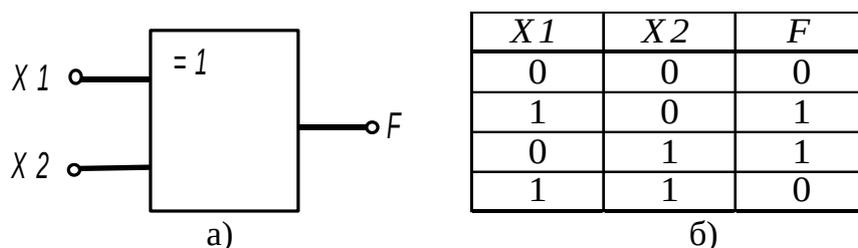


Рис.2.7. Условное обозначение (а) и таблица истинности (б) логической операции **ИСКЛЮЧАЮЩЕЕ ИЛИ**

Логическая операция ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ: состоит из элемента **ИСКЛЮЧАЮЩЕЕ ИЛИ** и инвертора и осуществляет отрицание результата операции **ИСКЛЮЧАЮЩЕЕ ИЛИ** (рис.2.8).

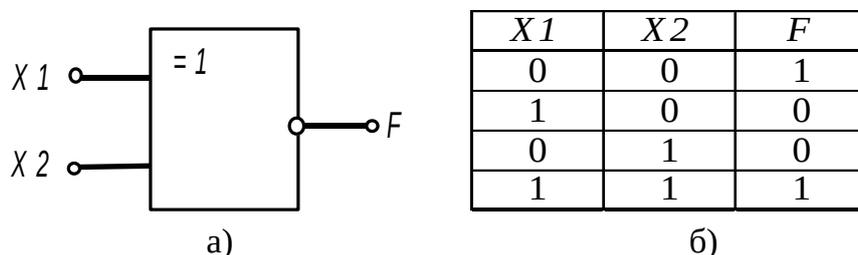


Рис.2.8. Условное обозначение (а) и таблица истинности (б) логической операции **ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ**

Как правило, реализация логических элементов осуществляется с помощью двух типов схем - потенциальной и импульсной.

Потенциальная логика: логическое состояние определяется уровнем сигнала. Различают два вида потенциальной логики (рис.2.9):

а) положительная потенциальная логика: высокому уровню сигнала соответствует "лог.1", низкому уровню сигнала - "лог.0";

б) отрицательная потенциальная логика: высокому уровню сигнала соответствует "лог.0", низкому уровню сигнала - "лог.1".

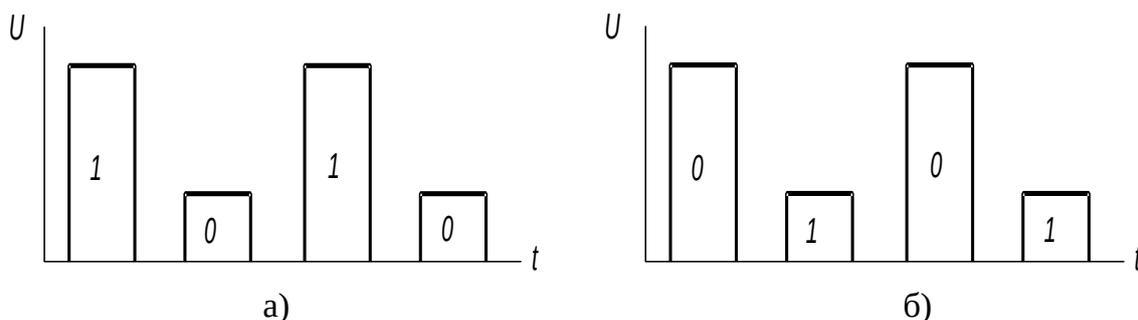


Рис.2.9. Временные диаграммы потенциальной логики:
а - положительная; б - отрицательная

Импульсная логика: наличие импульса соответствует "лог.1", отсутствие импульса - "лог.0" (рис.2.10).

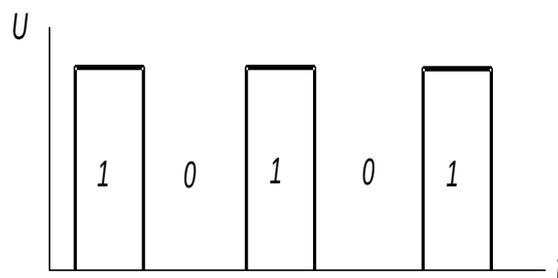


Рис.2.10. Временная диаграмма импульсной логики

К основным параметрам, характеризующих логические интегральные схемы, относятся:

- технология изготовления - биполярная (транзисторно-транзисторная логика (ТТЛ), диодно-транзисторная логика (ДТЛ), эмиттерно-связанная логика (ЭСЛ) и др.) или МДП (n -канальная логика, КМДП-логика);
- быстродействие: медленнодействующие (время переключения составляет более 50 нс), среднего быстродействия (10-50 нс),

быстродействующие (5-10 нс), сверхбыстродействующие (менее 5 нс);

- коэффициент объединения по входу: показывает число входов логической микросхемы;
- коэффициент разветвления по выходу: характеризует нагрузочную способность, показывает, на сколько входов логических элементов может быть нагружен выход данного логического элемента.

К другим параметрам можно отнести помехоустойчивость, напряжение питания, рассеиваемую мощность, уровни "лог.1" и "лог.0", диапазон рабочих температур и др.

Лабораторная установка: включает в себя стенд универсальный, плату П1 с исследуемыми устройствами и набор карт I-1...I-6, I-8 с изображенными на них схемами устройств. Карта накладывается на лицевую панель стенда, в котором формируются тестовые сигналы, подаваемые на плату с исследуемыми устройствами, предварительно вставленную в разъем стенда на лицевой панели. Переключателями SA1-SA5 устанавливаются уровни входов: "лог.0" или "лог.1". Свечение светового индикатора указывает на то, что состояние исследуемого устройства соответствует "лог.1", а отсутствие свечения - "лог.0".

Примечание: следует отметить, что для положительной логики "лог.1" на входе соответствует разомкнутому состоянию ключа, а "лог.0" - замкнутому состоянию ключа. Для отрицательной логики, соответственно, наоборот.

Экспериментальная часть:

1. Проанализировать работу светодиодного индикатора стенда для определения уровней логических сигналов.

2. Последовательно используя карты I-1...I-6, I-8 исследовать работу изучаемых логических устройств. Комбинации входных сигналов набирать с помощью тумблеров SA1-SA5.

3. По результатам исследований составить таблицы истинности для каждого устройства и определить логические функции этих устройств.

4. Записать каждую логическую функцию через операции **И**, **ИЛИ**, **НЕ** и определить тип каждого логического элемента, входящего в устройство.

5. Зарисовать схемы исследованных устройств.

При подготовке к сдаче зачета по лабораторной работе:

1. Изучить основы алгебры логики, выписать основные логические функции двух переменных и основные законы алгебры логики.

2. Ознакомиться с элементной базой ДТЛ, ТТЛ. Зарисовать принципиальную схему базового элемента ДТЛ, ТТЛ, уметь объяснить их работу.

3. Зарисовать условно-графические обозначения изучаемых логических элементов.

4. Продумать и зарисовать схемотехническую реализацию всех логических функций (**И, ИЛИ, НЕ, ИСКЛЮЧАЮЩЕЕ ИЛИ, ИЛИ-НЕ**) на элементах типа **И-НЕ**.

Контрольные вопросы:

1. Нарисовать схемы И, ИЛИ, НЕ, используя схемы диодной, диодно-транзисторной и транзисторно-транзисторной логики.

2. Нарисовать исследованные схемы на элементах И-НЕ.

3. Нарисовать исследованные схемы на элементах ИЛИ-НЕ.

4. Пользуясь законами алгебры логики, преобразовать предложенную схему в более простой вид.

5. Как изменятся логические функции устройств, если все его прямые входы заменить на инверсные?

6. Привести примеры устройств, выполняющих логические функции.

ЛАБОРАТОРНАЯ РАБОТА №3 ИССЛЕДОВАНИЕ ТРИГГЕРОВ

Цель работы: экспериментальное исследование свойств триггеров *RS*, *D* и *T* типов.

Общие сведения: Триггером называется устройство, обладающее двумя устойчивыми состояниями. Изменение состояния триггера происходит в результате воздействия на один из его входов сигналами. Особый интерес представляют триггеры, выполненные на базе логических элементов (И-НЕ, ИЛИ-НЕ). Такие триггеры обладают высокой симметричностью, технологической отработанностью и рядом других преимуществ.

Триггеры делятся на следующие типы:

1. Асинхронный *RS*-триггер: базовый элемент цифровой техники, обладает двумя устойчивыми состояниями и состояние его выходов зависит не только от состояния входов, но и от его предшествующего состояния (рис.3.1). Такой триггер имеет входы *R* (*reset* - сброс) и *S* (*set* - установка) и выходы *Q* и \bar{Q} , сигналы которых инверсны друг другу. Переключение такого триггера происходит в момент подачи сигнала на входы *R* или *S*. Активным сигналом при этом является "лог.1".

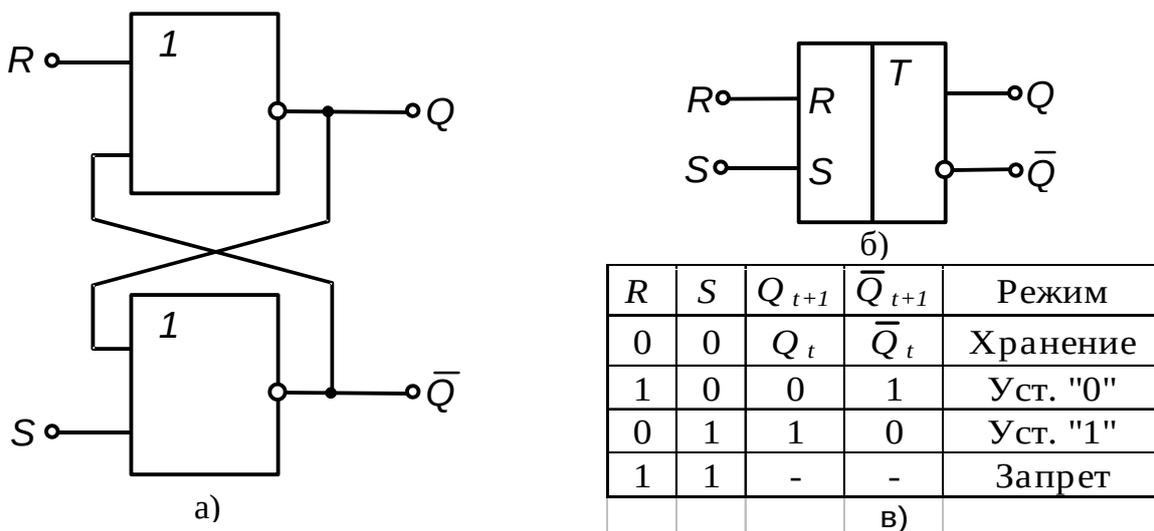


Рис.3.1. Реализация на логических элементах ИЛИ-НЕ (а), условное обозначение (б) и таблица состояний (в) асинхронного *RS*-триггера

2. Синхронный *RS*-триггер: Разновидностью *RS*-триггера является

синхронный **RS**-триггер (рис.3.2). Переключение такого триггера происходит только при наличии сигнала синхронизации на входе *C*.

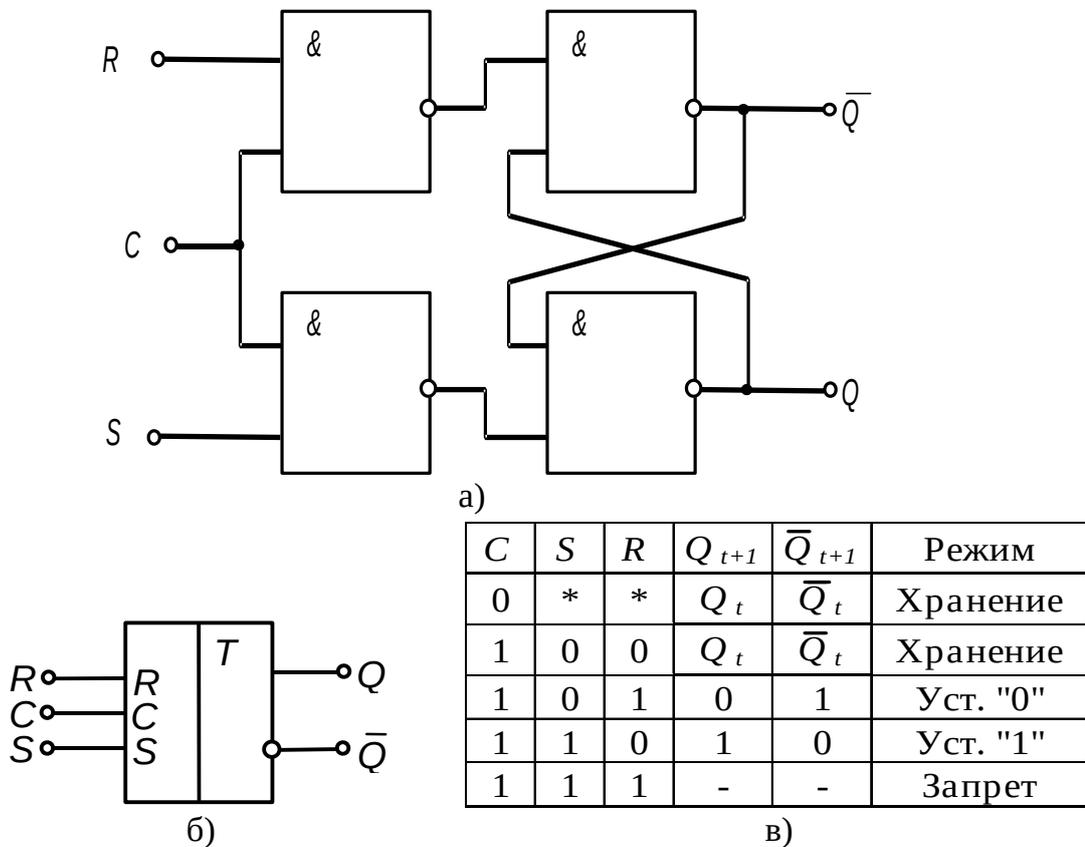


Рис.3.2. Реализация на логических элементах ИЛИ-НЕ (а), условное обозначение (б) и таблица состояний (в) синхронного **RS**-триггера

3. D-триггер: имеет один информационный вход *D*. Реализуется на базе синхронного **RS**-триггера с добавлением одной схемы ИЛИ-НЕ (рис.3.3). Он предназначен для запоминания логического сигнала *D*. Свое состояние триггер меняет только при поступлении синхронизирующего сигнала *C*. Применяется для построения кольцевых сдвиговых регистров.

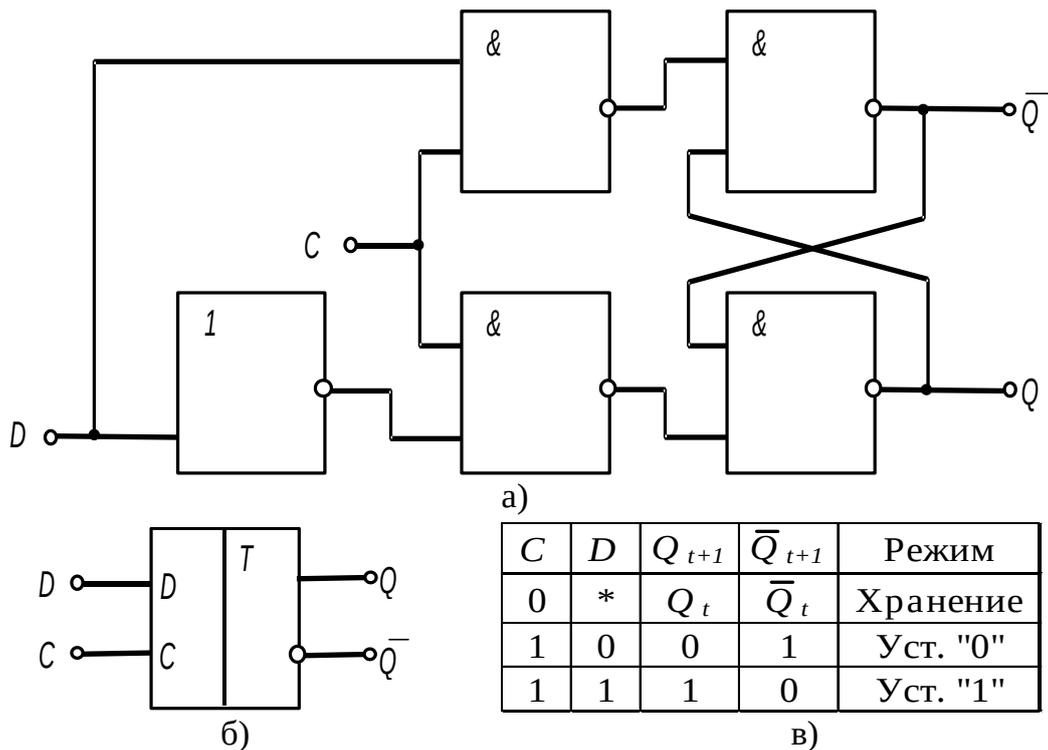
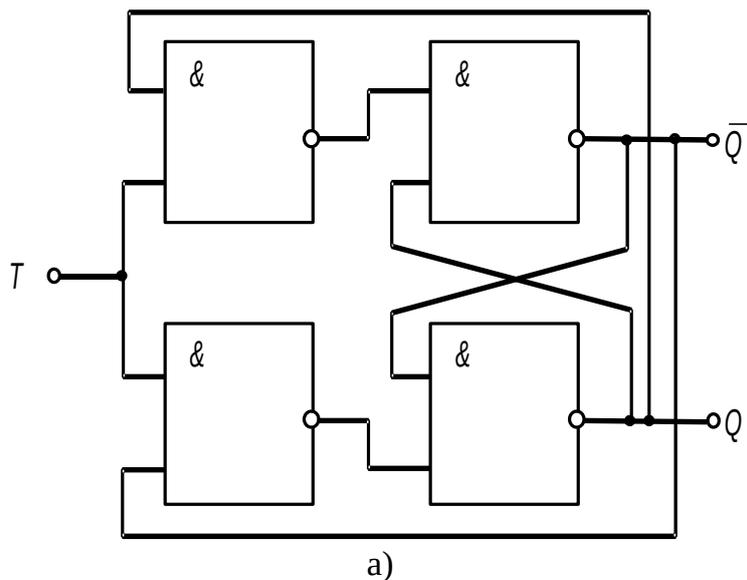


Рис.3.3. Реализация на логических элементах (а), условное обозначение (б) и таблица состояний (в) синхронного D-триггера

4. T-триггер (счетный триггер): имеет один информационный вход и меняет свое состояние при поступлении каждого синхронизирующего импульса (рис.3.4). Используется для построения счетчиков электрических импульсов.



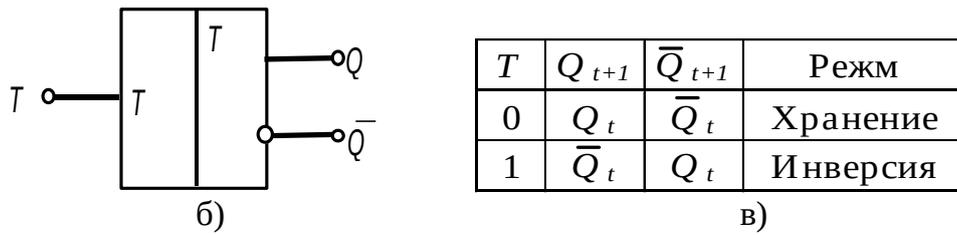


Рис.3.4. Реализация на логических элементах (а), условное обозначение (б) и таблица состояний (в) Т-триггера

5. JK-триггер: является универсальной триггерной структурой, на базе которой путем различной коммутации входов и выходов можно построить практически любой триггер (рис.3.5). Имеет два информационных входа (J и K) и синхронизирующий вход C . В JK-триггерах устраняется присущая RS-триггерам неопределенность.

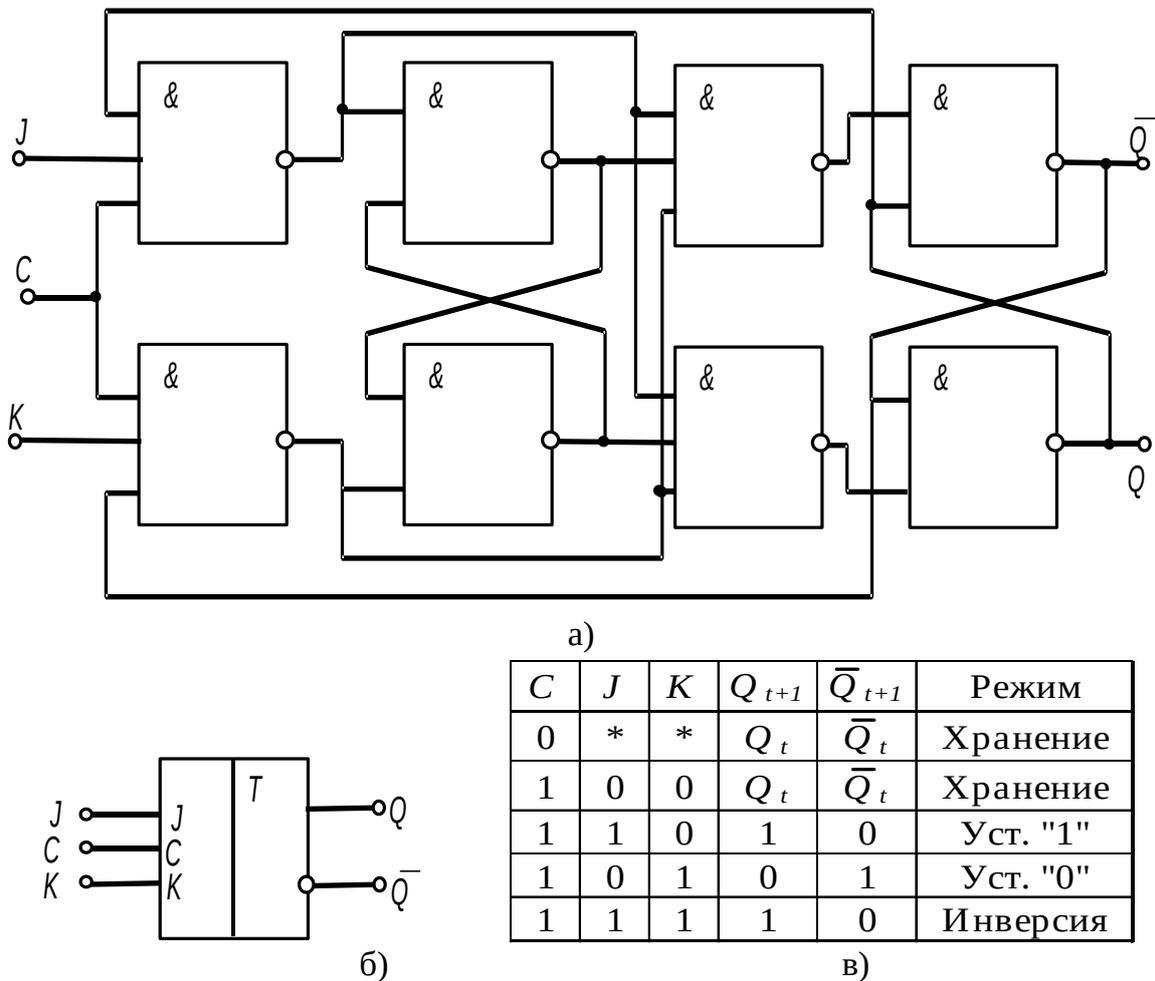


Рис.3.5. Реализация на логических элементах (а), условное обозначение (б) и таблица состояний (в) синхронного JK-триггера

Лабораторная установка: включает в себя стенд универсальный, плату П2 с исследуемыми устройствами и набор карт П-1...П-4. На этих картах изображены принципиальные схемы триггеров на элементах ИЛИ-НЕ (П-1), И-НЕ (П-2) и в интегральном исполнении на ИМС типа К155ТМ2. На карте П-4 представлена схема **D**-триггера на ИМС типа К155ТМ2.

Экспериментальная часть:

Используя карты П-1...П-4, для каждого устройства составить таблицы изменения состояний в зависимости от входных сигналов (таблицы должны содержать все возможные комбинации входных сигналов). Проанализировать режимы работы триггеров (режим хранения, записи, запрещенный режим).

При подготовке к сдаче зачета по лабораторной работе:

1. Объяснить назначение **R, S, D, C, T** входов триггеров.
2. Уметь объяснить отличия синхронных и асинхронных триггеров.
3. Уметь объяснить характер запрещенного состояния в **RS**-триггере и методы его устранения в других типах триггеров.

-

Контрольные вопросы:

1. Нарисовать схему **RS**-триггера на элементах И-НЕ, ИЛИ-НЕ.
2. Нарисовать схему **D**-триггера на элементах И-НЕ, ИЛИ-НЕ.
3. Нарисовать схему **T**-триггера на элементах И-НЕ, ИЛИ-НЕ.
4. Почему **RS**-триггер на элементах И-НЕ называют триггером с инверсными входами?
5. Как происходит изменение состояния триггера? Каковы условия его опрокидывания?
6. Привести пример применения триггеров в электронном оборудовании.

ЛАБОРАТОРНАЯ РАБОТА №4 ИССЛЕДОВАНИЕ РЕГИСТРОВ

Цель работы: экспериментальное исследование регистров параллельного и последовательного типов.

Общие сведения: Регистры представляют собой наиболее распространенный тип последовательностных узлов современных цифровых систем. Регистры могут выполнять следующие операции:

- установка в ноль;
- прием кода из другого устройства;
- передача кода в другое устройство;
- сдвиг кода вправо или влево на определенное число разрядов;
- преобразование последовательного кода в параллельный и наоборот;
- преобразование прямого кода в обратный или дополнительный коды и наоборот.

Логическое состояние регистров определяется последовательностью поступления входных сигналов. Для построения регистров наиболее часто используются триггеры, а также магнитные сердечники и др.

По способу приема и выдачи информации регистры делятся на следующие типы (рис.4.1).

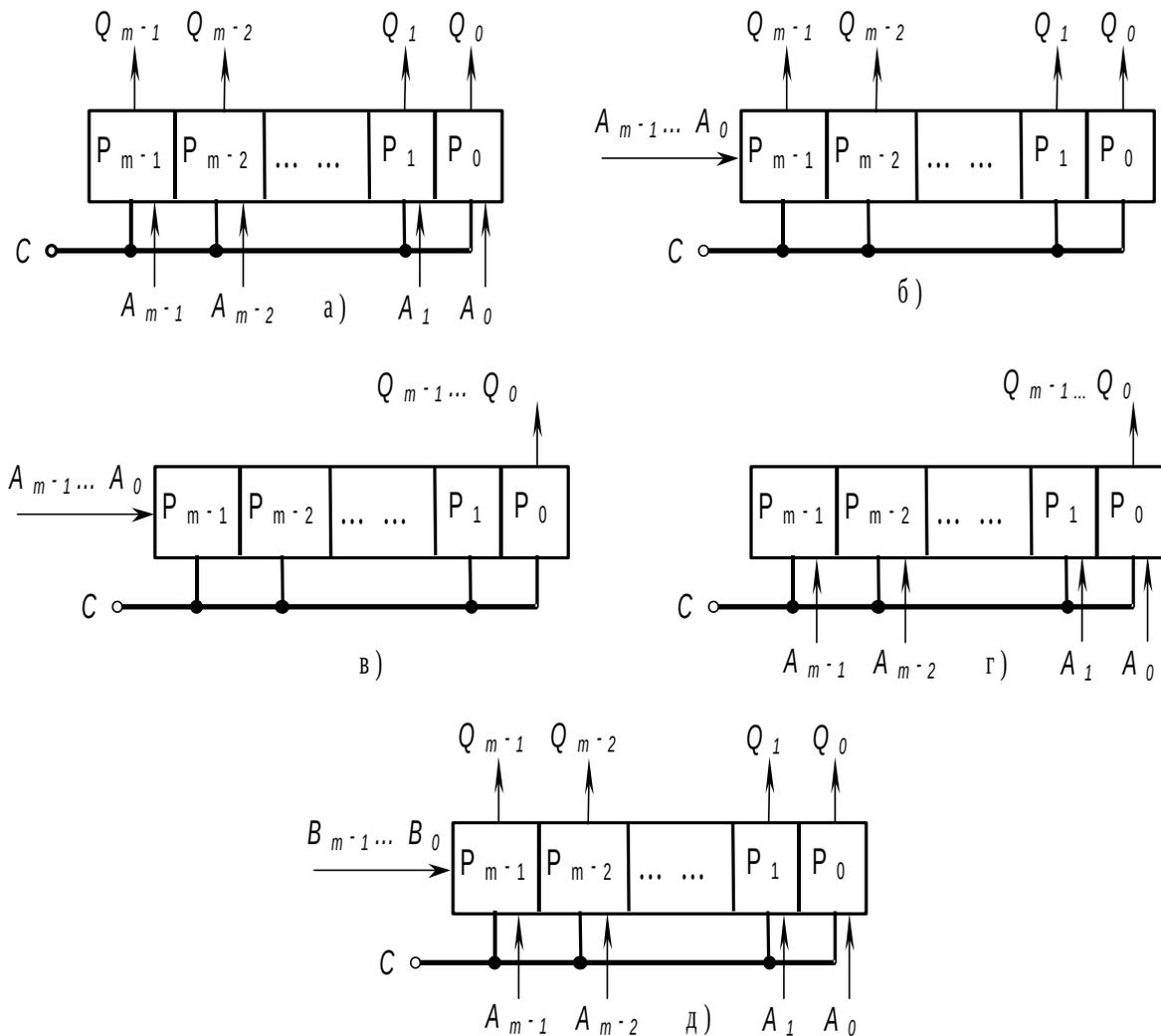


Рис.4.1. Виды регистров: а - с параллельным приемом и выдачей;
 б - с последовательным приемом и параллельной выдачей;
 в - с последовательным приемом и выдачей;
 г - с параллельным приемом и последовательной выдачей;
 д - комбинированные

Регистры с параллельным приемом и выдачей служат для хранения информации и называются регистрами памяти. Изменение хранящейся (ввод новой) информации происходит при изменении сигнала на входах A_i только при наличии синхронизирующего сигнала C необходимой величины ($C=0$ или $C=1$) или фронта синхросигналов. В качестве разрядов регистров памяти используются синхронизируемые уровнем или фронтом на D -триггеры (если информация поступает в виде однофазных сигналов) или RS -триггерах (если информация поступает в виде парафазных

сигналов). Сброс регистров производится с помощью входов сброса триггеров. Структурная схема параллельного регистра показана на рис.4.2.

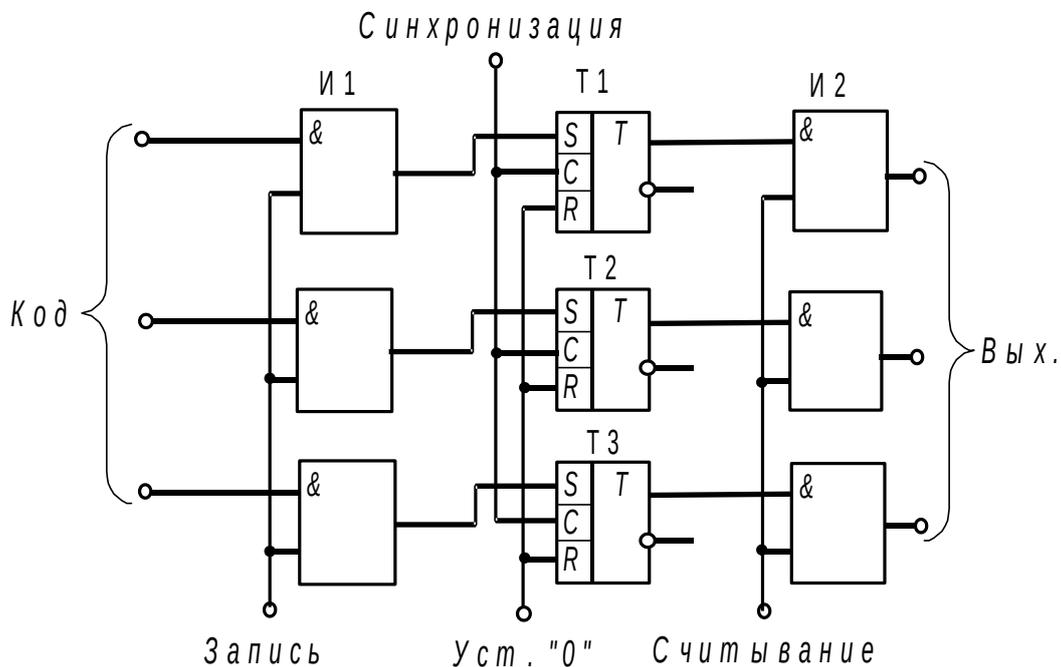


Рис.4.2. Структурная схема трехразрядного параллельного регистра

Количество триггеров Т1, Т2, Т3... определяется разрядом кода. Перед вводом кода все триггеры устанавливаются в "лог.0". Значение кода может быть установлено заранее. При одновременной подаче сигналов записи и сигнала синхронизации срабатывают соответствующие схемы И1 и устанавливают триггеры в положение "лог.1" (информация записана). Для считывания записанного кода на схемы И2 подается сигнал считывания. Сигналы, соответствующие "лог.1", появятся на входах тех схем И2, на выходы которых подаются единичные сигналы с триггеров и сигналы считывания.

Регистры с последовательным приемом или выдачей информации называются сдвигowymi. В регистре с последовательным приемом и выдачей первый разряд числа A_0 подается на вход крайнего левого разряда P_{m-1} и вводится в него при наличии синхроимпульса. При поступлении следующего синхроимпульса A_0 переводится в ячейку P_{m-2} , а в P_{m-1} поступает A_1 и так далее. Таким образом происходит сдвиг поступающей на вход информации на один разряд в каждом такте синхросигналов. После поступления m синхроимпульсов весь регистр оказывается

заполненным. При поступлении последующих m синхри импульсов происходит последовательный поразрядный вывод информации, и регистр очищается. Сдвиговые регистры, как и регистры с параллельным приемом или выдачей информации, чаще реализуются на базе D - или RS -триггеров.

Структурная схема последовательного регистра показана на рис.4.3. На его вход подается сигнал в виде время-импульсного кода, начиная со старшего разряда.

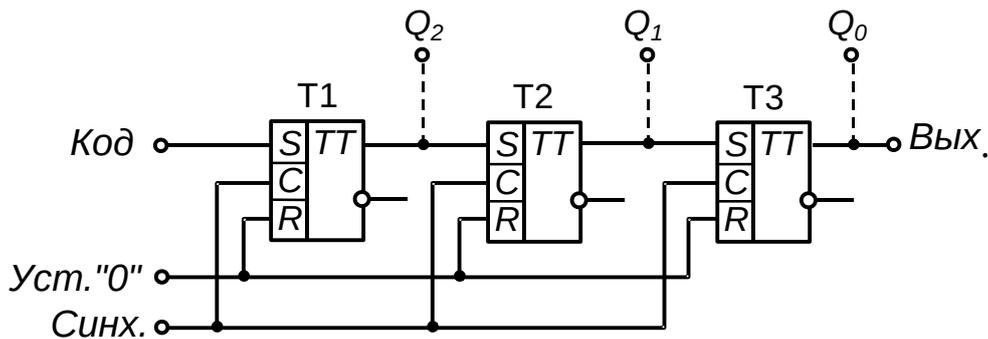


Рис.4.3. Структурная схема последовательного регистра

Управление регистром осуществляется тактовыми импульсами, которые подаются на входы установки "0". Входной импульс переводит триггер Т1 в состояние "лог.1". Затем подается тактовый импульс, переводящий все триггеры, включая Т1, в состояние "лог.0". На выходе Т1 появляется импульс, переводящий Т2 в состояние "лог.1". Таким образом происходит сдвиг старшего разряда в следующую ячейку регистра.

Затем на Т1 подается второй импульс и после подачи тактовых импульсов произойдет сдвиг старшего разряда в Т3, а следующего за ним - в Т2.

Для считывания информации нужно подать серию тактовых импульсов. При этом на выходе регистра последовательно появляются все разряды, начиная со старшего. Параллельный вывод информации осуществляется при подключении выходов всех разрядов регистра к отдельным выводам (см. рис.4.3).

При проектировании сдвиговых регистров обязательным является применение триггеров, синхронизируемых фронтом, так как во время действия синхросигнала изменяются состояния выходов триггеров, которые подключены ко входам последующих триггеров. Таким образом, изменяется состояние входов последующих триггеров, и если

синхроимпульс еще не кончился, то триггеры, синхронизируемые уровнем, переключаются в новое состояние. В результате за время действия одного синхроимпульса (один такт) информация в регистре продвигается более чем на один разряд, то есть нормальное функционирование регистра - сдвиг на один разряд за один такт - нарушается. Использование триггеров, синхронизируемых положительным или отрицательным фронтом, обеспечивает нормальную работу регистра.

Лабораторная установка: включает в себя стенд универсальный, плату ПЗ с исследуемыми устройствами и набор карт III-1, III-2 с изображенными на них схемами устройств: двухразрядных параллельных и последовательных регистров на микросхеме K155TM2 и четырехразрядных параллельных и последовательных регистров на микросхеме K155IP1.

Экспериментальная часть:

1. Исследование последовательного четырехразрядного регистра.

Установить карту III-1. Тумблер SA5 установить в положение "0". Входная информация задается кнопкой SB1. Кнопка отпущена - $D=1$, кнопка нажата - $D=0$. Научиться записывать в регистр любые двоичные числа. Составить таблицу состояний.

2. Исследование параллельного четырехразрядного регистра.

Установить карту III-2. Тумблер SA5 установить в положение "1". Входная информация индицируется светодиодами HL2-HL5, выходная - HL6-HL9. Составить таблицу состояний.

При подготовке к сдаче зачета по лабораторной работе:

1. Объяснить назначение регистров в цифровых устройствах.

2. Показать сходства и различия во внутренней структуре и логике работы параллельных и последовательных регистров.

3. Знать, с какой целью производят преобразование чисел из последовательной в параллельную и наоборот.

Контрольные вопросы:

1. Объяснить работу параллельного регистра.

2. Объяснить работу последовательного регистра.
3. Сравнить достоинства и недостатки параллельных и последовательных регистров.
4. Назвать области применения регистров.

ЛАБОРАТОРНАЯ РАБОТА №5 СЧЕТЧИКИ ЭЛЕКТРИЧЕСКИХ ИМПУЛЬСОВ

Цель работы: исследование счетчиков электрических импульсов суммирующего, вычитающего и реверсивного типов.

Общие сведения: Счетчиком электрических импульсов называют устройство, осуществляющее счет входных импульсов. Основным параметром счетчика является модуль счета K_c - максимальное число импульсов, которое может сосчитать счетчик. После поступления K_c импульсов счетчик возвращается в исходное состояние. Величина K_c равна числу устойчивых состояний счетчика. Счетчик электрических импульсов может быть реализован на триггерах различного типа. Счетчик, состоящий из m разрядов (триггеров), может иметь 2^m состояний, то есть $K_c \leq 2^m$. Количество поступивших на счетный вход импульсов может представляться на выходе счетчика в виде двоичного числа, в том числе в том или ином коде: прямом, дополнительном, циклическом. Обычно счетчики имеют дополнительные входы установки S , позволяющие предварительно установить на выходе счетчика заданное число, и входы сброса R , поступление сигнала на которые переводит счетчик в исходное состояние.

Частота импульсов на выходе последнего разряда счетчика в K_c раз меньше, чем частота импульсов, поступающих на вход. Поэтому счетчики могут использоваться в качестве делителей частоты, обеспечивая на выходе счетчика в K_c раз меньшую частоту сигнала, чем на входе.

По типу функционирования счетчики бывают следующих типов - суммирующие, вычитающие, реверсивные:

- суммирующие счетчики выполняют прямой счет, то есть при поступлении на вход очередного импульса число на выходе увеличивается на единицу. Исходным состоянием всех разрядов суммирующего счетчика является "лог.0";
- вычитающие счетчики выполняют обратный счет, то есть при поступлении на вход очередного импульса число на выходе

уменьшается на единицу. Исходным состоянием всех разрядов вычитающего счетчика является "лог.1";

- реверсивный счетчик может работать как в режиме прямого, так и обратного счета.

Счетчик широко используются в устройствах управления цифровых систем для подсчета числа выполненных операций, в связной и конотрольно-измерительной аппаратуре для определения числа поступивших сигналов, уменьшения их частоты и др. По структурной организации счетчики делятся на параллельные (синхронные), последовательные (асинхронные) и параллельно-последовательные, которые различаются способами подачи счетных импульсов на входы разрядов.

Параллельные счетчики: в счетчиках этого типа счетные импульсы одновременно (параллельно) поступают на синхровходы S триггеров во всех разрядах. Параллельные счетчики обычно строятся на базе RS -, JK -, D -триггеров, синхронизируемых фронтом.

Последовательные и параллельно-последовательные счетчики: в счетчиках этого типа счетные импульсы подаются только на вход триггера первого разряда. Для каждого из последующих разрядов сигналы переключения поступают с выхода предыдущих разрядов. В результате происходит последовательное переключение разрядов счетчика.

Последовательные счетчики с модулем счета $K_c=2^m$ обычно реализуются последовательным соединением m T -триггеров, каждый из которых работает как счетчик с $K_c=2$. Структурная схема и временная диаграмма работы подобных счетчиков с $K_c=8$ показана на рис.5.1 и рис.5.2.

В зависимости от типа схемы могут использоваться неинвертирующие Q (для суммирующего счетчика) и инвертирующие \bar{Q} (для вычитающего счетчика) выходы триггеров. При подаче сигнала "Сброс" ($R=1$) на выходах триггеров суммирующего счетчика установятся "лог.0" ($Q_0Q_1Q_2=000$), а на выходах триггеров вычитающего счетчика - "лог.1" ($Q_0Q_1Q_2=111$). После подачи очередного входного сигнала, начиная с младшего разряда, показание

суммирующего счетчика будет увеличиваться, а вычитающего, соответственно, уменьшаться.

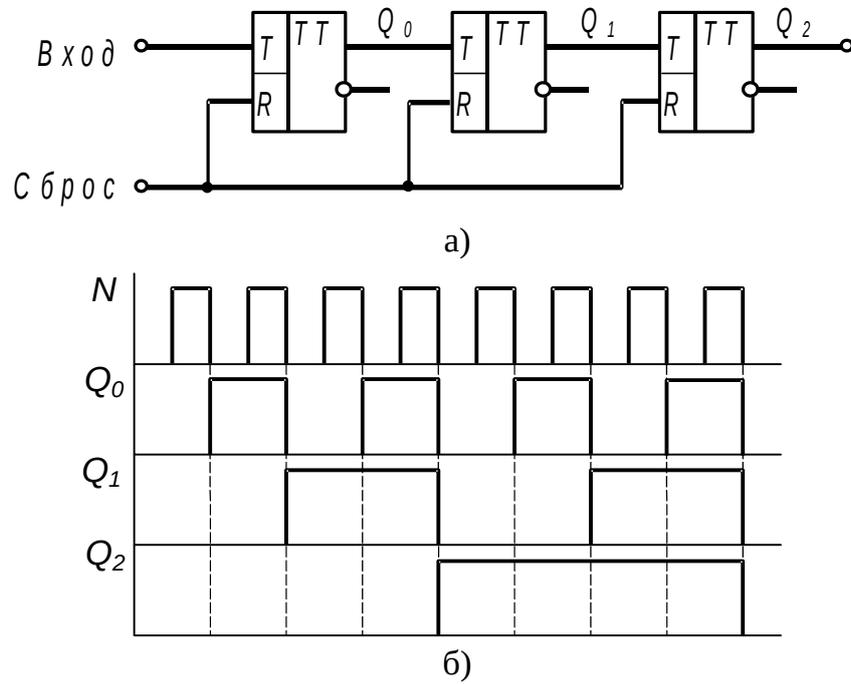


Рис.5.1. Структурная схема (а) и временная диаграмма (б) суммирующего счетчика на T -триггерах

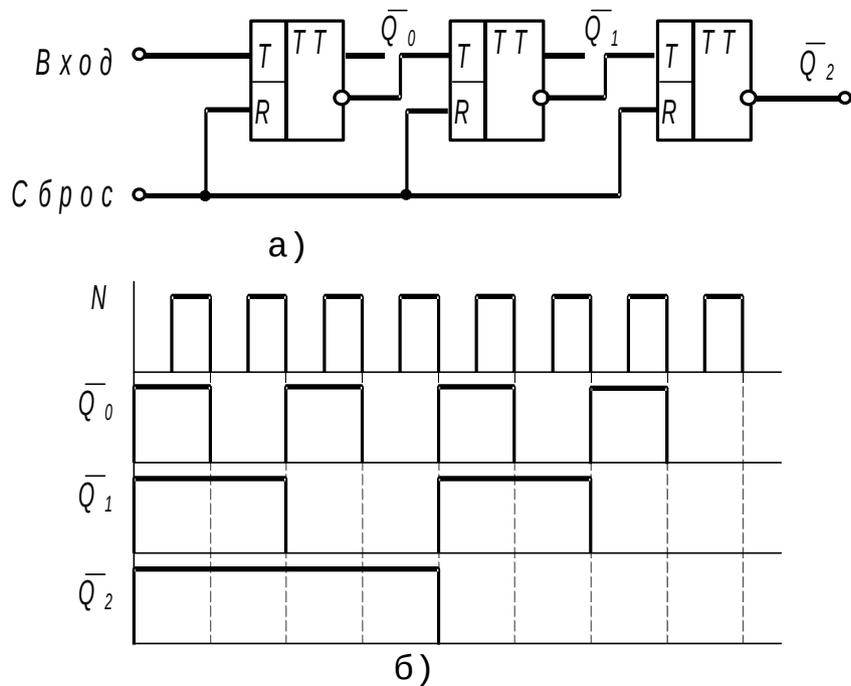


Рис.5.2. Структурная схема (а) и временная диаграмма (б) вычитающего счетчика на T -триггерах

Для получения модулей счета $K_c \neq 2^m$ (не кратное двум), в последовательных счетчиках на T -триггерах требуется включение дополнительного логического элемента "И". Один из способов реализации подобных счетчиков состоит в использовании входа сброса триггеров. Пример такого счетчика приведен на рис.5.3. Декадный счетчик с $K_c=10$ можно получить из четырехразрядного счетчика с $K_c=16$, если при поступлении десятого импульса, когда установится состояние выходов $Q_0Q_1Q_2Q_3=0101$, подать на общий вход сброса сигнал $R=1$ с выхода логического элемента "И". При этом счетчик установится в начальное состояние, то есть $Q_0Q_1Q_2Q_3=0000$.

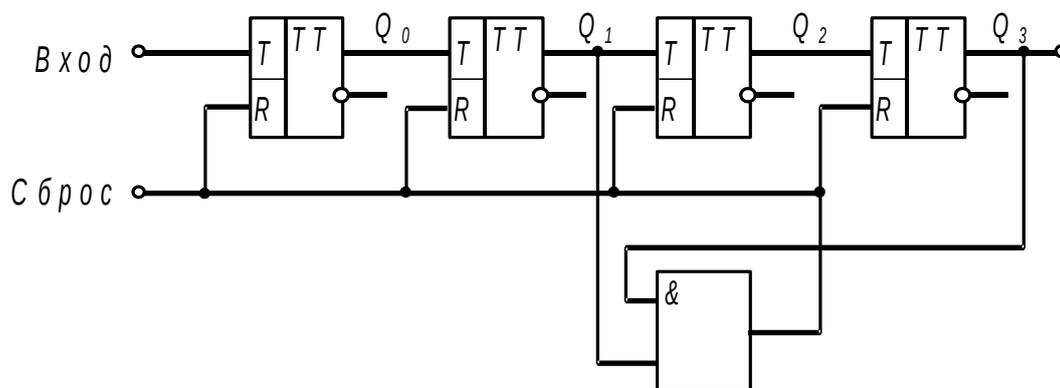


Рис.5.3. Суммирующий счетчик с модулем счета $K_c=10$

Лабораторная установка: включает в себя стенд универсальный, плату П5 с исследуемыми устройствами и набор карт V-1...V-3 с изображенными на них схемами устройств.

Экспериментальная часть:

1. Исследовать схему суммирующего счетчика на четырех триггерах (плата П5, карта V-1), для чего:

- 1.1. Произвести сброс счетчика нажатием кнопки SB3.
- 1.2. Для реализации режима прямого счета поставить переключатель SA5 в положение "1".
- 1.3. Подавая одиночные импульсы на вход счетчика с помощью кнопки SB1 и используя светодиодную индикацию, заполнить таблицу состояний счетчика в режиме прямого счета.

2. Исследовать схему вычитающего счетчика (плата П5, карта V-2), для чего:

2.1. Изменить схему (карта V-2) с целью реализации режима обратного счета.

2.2. Поставить переключатель SA5 в положение "0".

2.3. Произвести сброс счетчика нажатием кнопки SB3.

2.4. Подавая одиночные импульсы на вход счетчика с помощью кнопки SB1 и используя светодиодную индикацию, заполнить таблицу состояний счетчика в режиме обратного счета.

3. Исследовать схему реверсивного счетчика (плата П5, карта V-3):

3.1. Изменить схему (карта V-3) с целью реализации режима реверсивного счета.

3.2. Произвести сброс счетчика нажатием кнопки SB3.

3.3. С помощью переключателей SA1-SA4 произвести предварительную установку показания счетчика (число, указанное преподавателем). При этом обратите внимание, что замкнутое состояние переключателей SA1-SA4 соответствует "лог.0", а разомкнутое - "лог.1". Ввод набранного числа производится кнопкой SB2.

3.4. В режиме прямого счета (см. п.1.2) составить таблицу состояний счетчика, начиная от предварительно установленного числа до максимально возможного.

3.5. В режиме обратного счета (см. п.2.2) составить таблицу состояний счетчика, начиная от предварительно установленного числа до нуля.

4. Сформулировать выводы по работе.

При подготовке к сдаче зачета по лабораторной работе:

1. Изучить принцип действия счетного триггера.

2. Изучить принцип действия суммирующих, вычитающих и реверсивных счетчиков.

3. Начертить схему исследования суммирующего и вычитающего счетчиков с использованием универсального триггера K155TM2.

4. Начертить схему исследования суммирующего счетчика с использованием дополнительных логических элементов, обеспечивающих произвольное значение модуля счета.

5. Начертить схему исследования реверсивного счетчика на основе ИС типа К155ИЕ7 в режиме прямого и обратного счета с предварительной записью информации.

6. Продумать алгоритмы подачи сигналов при исследовании счетчика на основе ИС К155ИЕ7 в режиме прямого и обратного счета с предварительной записью информации. Пояснить возможность использования счетчика в этом режиме в качестве делителя частоты.

Контрольные вопросы:

1. Объяснить экспериментальные данные.
2. Дать классификацию счетчиков.
3. От чего зависит модуль счета счетчиков?
4. Назвать области применения счетчиков.

5. Начертить схему исследования суммирующего счетчика с использованием дополнительных логических элементов, обеспечивающую получение коэффициента пересчета, заданного преподавателем.

6. Начертить временные диаграммы на входах и выходах счетчика, которые вы ожидаете получить при работе его с коэффициентом пересчета, заданным преподавателем.

ЛАБОРАТОРНАЯ РАБОТА №6

ИССЛЕДОВАНИЕ ОПЕРАТИВНОГО ЗАПОМИНАЮЩЕГО УСТРОЙСТВА

Цель работы: экспериментальное исследование адресного оперативного запоминающего устройства.

Общие сведения: Одной из основных функциональных частей цифровых систем является запоминающее устройство (ЗУ), служащее для приема, хранения и выдачи информации. Основным параметром ЗУ является объем хранимой информации, измеряемой в битах (один бит соответствует одному из двух логических состояний - "лог.0" или "лог.1"). Требования к объему памяти ЗУ определяются структурой и функциональным назначением цифровых систем и поэтому могут меняться в весьма широких пределах. При этом увеличение объема памяти существенно расширяет функциональные возможности цифровых систем, поэтому развитие вычислительной техники требует непрерывного роста объемов ЗУ.

Однако при увеличении объемов памяти возрастает время записи информации в ЗУ и ее выдачи (снижается быстродействие), что приводит к снижению производительности цифровых систем. Чтобы избежать этого, в современных цифровых системах с большим объемом памяти применяется иерархическая структура ЗУ. При этом в систему включается несколько видов ЗУ разного объема и быстродействия, между которыми информация распределяется в зависимости от частоты ее использования при вычислениях (например, cash-память). Информация, подлежащая текущей обработке, заносится в быстродействующее ЗУ с относительно небольшим объемом. Основной массив информации, ожидающий обработки, хранится в ЗУ большой емкости с низким быстродействием.

В цифровых системах с большой емкостью памяти ЗУ подразделяются на внешние и внутренние.

Внешние ЗУ: служат для хранения больших объемов информации (базы данных, программное обеспечение и др.). В подобных ЗУ в настоящее время обычно используются магнитные и оптические носители информации (жесткие магнитные диски - винчестеры, стриммеры,

компакт-диски и др.). Достоинством использования внешних ЗУ является сохранение информации при отключении питания. Однако такие внешние ЗУ довольно громоздки и имеют низкое быстродействие.

Внутренние ЗУ: к внутренним ЗУ относятся полупроводниковые устройства памяти такие как оперативные ЗУ (ОЗУ) и постоянные ЗУ (ПЗУ). Внутренние ЗУ характеризуются быстродействием, соизмеримым с быстродействием микропроцессора, но имеют относительно невысокую емкость. При этом ОЗУ обеспечивает запись, хранение и считывание информации. Информация в ОЗУ разрушается при отключении питания. ПЗУ обеспечивает только хранение и выдачу информации и при отключении питания информация сохраняется.

Классификацию полупроводниковых запоминающих устройств осуществляют по следующим параметрам:

- по способу хранения информации:
 - а) **статические** - основой являются бистабильные ячейки на основе ТТЛ, ЭСЛ и других. Характеризуются возможностью считывания информации без ее разрушения. При отключении питания информация разрушается;
 - б) **динамические** - для хранения информации используются электрические емкости (иногда паразитные), требуют периодического восстановления (регенерации) записанной информации. Процесс регенерации, как правило, совмещается с обращением к элементу памяти. В качестве ключевых элементов используются МДП-транзисторы (рис.6.1);

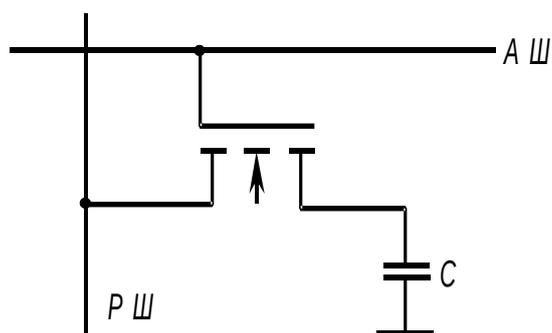


Рис.6.1. Схема динамической ячейки памяти

Ячейка динамической памяти (рис.6.1) содержит две шины - адресную шину (АШ) и разрядную шину (РШ). С помощью РШ

осуществляется запись и считывание информации, хранящейся в ячейке памяти в виде заряда конденсатора C . Доступ к ячейке памяти происходит при подаче сигнала на $AШ$ (ключевой транзистор открывается). Чтобы записать в ячейку памяти значение "лог.1" необходимо одновременно подать высокий потенциал на $AШ$ и $PШ$, при этом транзистор откроется и конденсатор зарядится (если он не был заряжен, то есть хранил значение "лог.0"). При возвращении уровня сигнала на $AШ$ к исходному состоянию конденсатор остается заряженным до уровня "лог.1".

Для записи в ячейку памяти "лог.0" необходимо подать на $AШ$ высокий потенциал, а на $PШ$ - низкий, при этом, если конденсатор был заряжен, он разрядится через цепь $PШ$.

Для считывания информации с ячейки памяти необходимо повысить напряжение на $AШ$, при этом записанная информация (заряд конденсатора) считывается через $PШ$ и разрушается (конденсатор разряжается). Для регенерации информации (восстановления заряда на C) используют специальные схемы, что приводит к увеличению площади кристалла.

- по способу обращения к массиву памяти:
 - а) **адресные** - обращение к массиву памяти осуществляется по физическим координатам (адресам), которые в свою очередь делятся на:
 - с **произвольной выборкой**: в любой момент времени можно выполнить запись или считывание в любой ячейке памяти;
 - с **последовательной выборкой**: информация может записываться или считываться через определенные промежутки времени (период обращения) T_0 , состоящий из $N_я$ тактов ($N_я$ - число ячеек памяти). Таким образом, информация в ОЗУ меняется с периодом $T_0/N_я$. Такие ОЗУ строятся на кольцевых сдвиговых регистрах и характеризуются существенно большими временами записи-считывания по сравнению с ОЗУ с произвольной выборкой;
 - б) **ассоциативные** - выборка осуществляется по содержанию произвольного количества разрядов;
 - по информационной емкости: определяется числом элементов (ячеек) памяти;
 - по быстродействию, характеризуются следующими параметрами:

а) **время выборки t_s** - интервал времени между моментом подачи сигнала выборки и появлением информации на выходе микросхемы ОЗУ;

б) **время цикла записи-считывания t_c** - минимально допустимое время между подачей сигнала выборки при записи и сигнала выборки для следующей операции считывания;

- по потребляемой мощности: существенно зависит от режима работы ОЗУ. В режиме хранения информации мощность ОЗУ может снижаться до минимальной за счет отключения схем обслуживания.

Общая структура микросхем ОЗУ представлена на рис.6.2.

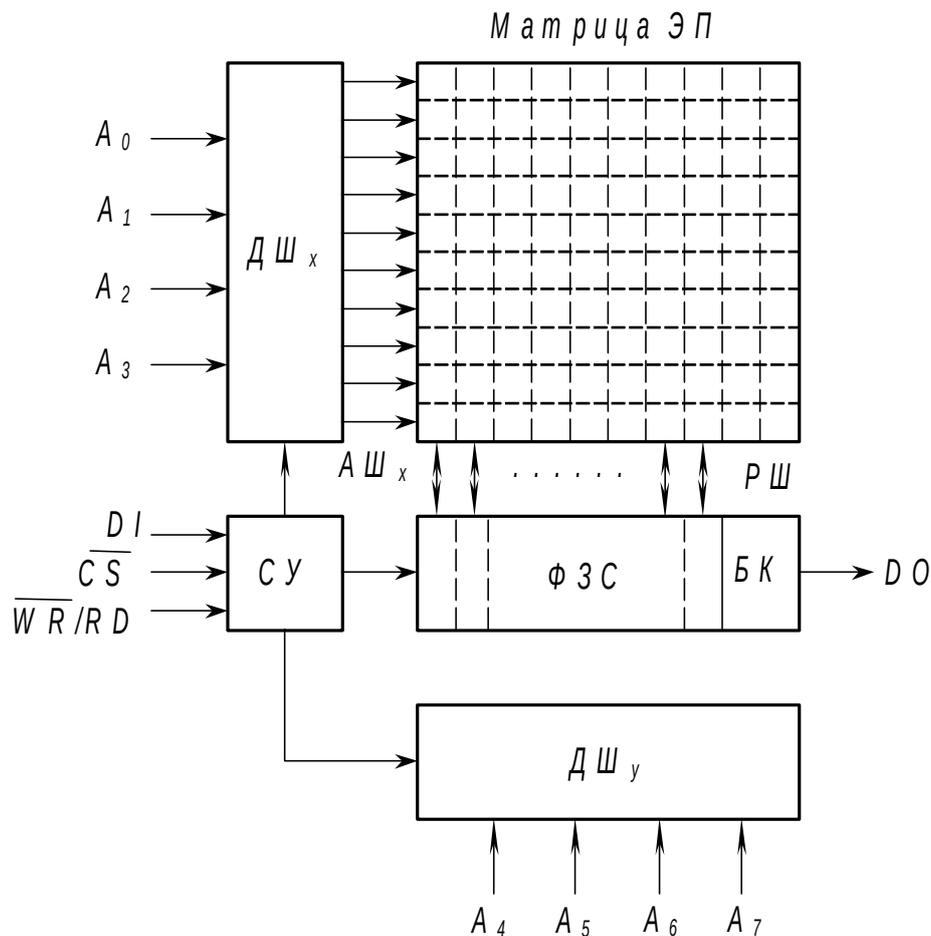


Рис.6.1. Структурная схема ОЗУ: $ДШ_x$, $ДШ_y$ - дешифраторы строк и столбцов; $АШ$ - адресная шина; $РШ$ - разрядная шина; $ФЗС$ - формирователь сигналов записи-считывания; $БК$ - буферный каскад; $СУ$ - схема управления

Запись-считывание выбранного элемента осуществляется с помощью формирователя сигналов записи-считывания ($ФЗС$), который подключается к разрядной шине ($РШ$) одного из столбцов матрицы

элементов памяти. Выбор ячейки памяти осуществляется подачей определенной комбинации адресных переменных ($A_{m-1} \dots A_0$). Информация с выбранной ячейки через буферный каскад (БК) передается на выход данных DO (*data output*).

Режим работы микросхемы ОЗУ определяется сигналами выбора \overline{CS} (*chip select*) и записи-считывания \overline{WR}/RD (*write/read*) (рис.6.2). При $\overline{CS} = 0$ схема управления (СУ) разрешает формирование сигнала выборки на адресной шине АШх. Если при этом $\overline{WR}/RD = 0$, то СУ формирует управляющий сигнал, при котором ФЗС обеспечивает запись в выбранную ячейку поступающих на вход DI (*data input*) информации. В этом случае выход данных DO находится в отключенном состоянии. При $\overline{WR}/RD = 1$ СУ переключает ФЗС в режим считывания и эта информация подается на выход данных DO .

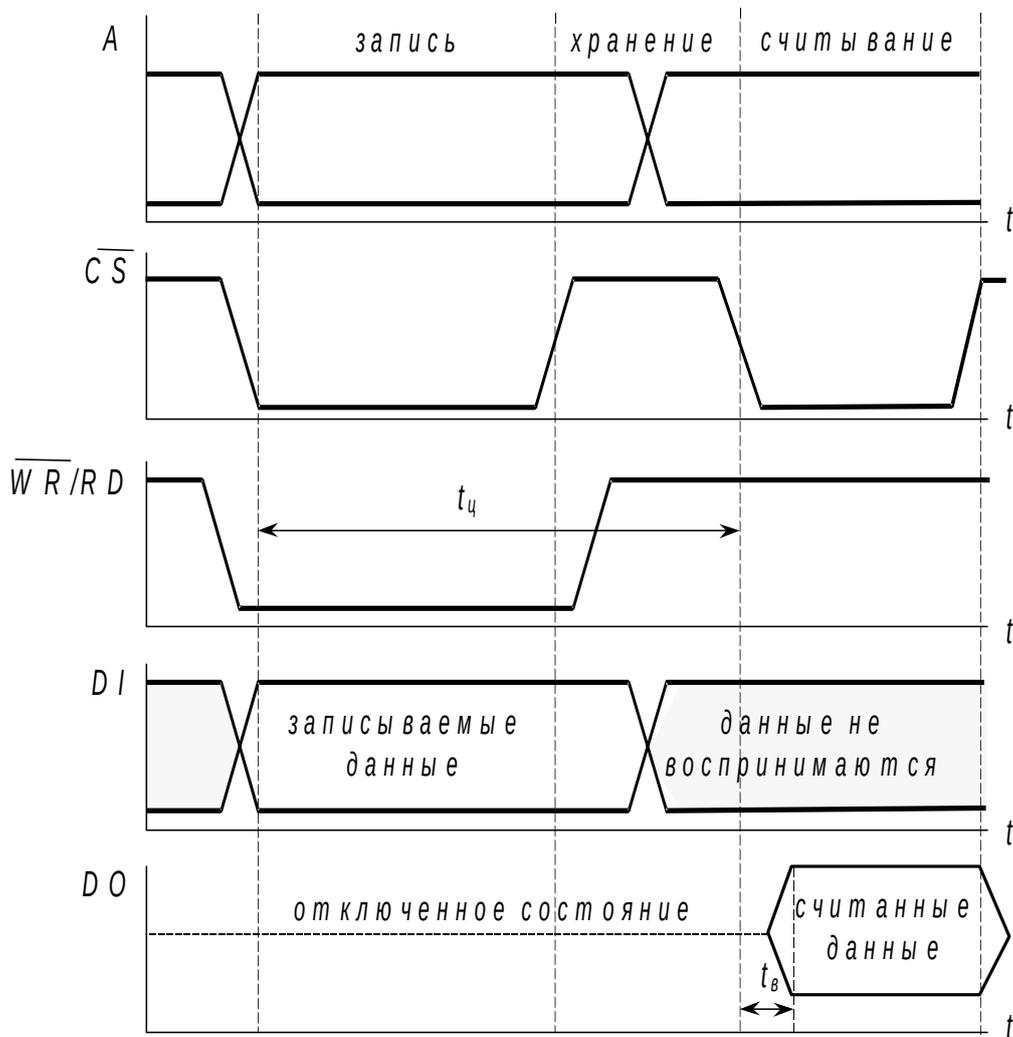


Рис.6.2. Временные диаграммы ОЗУ при различных режимах работы

При $\overline{CS} = 1$ реализуется режим хранения информации, то есть состояние ячейки памяти не меняется при любых сигналах на входах, при этом выход данных DO отключен.

Адресные сигналы A и записи-считывания \overline{WR} / RD обычно устанавливаются на входах микросхем ОЗУ до поступления сигнала выбора. При $\overline{WR} / RD = 0$ микросхема после подачи сигнала $\overline{CS} = 0$ работает в режиме записи и выбранный элемент памяти устанавливается в состояние, соответствующее значению DI (лог.0 или лог.1). При $\overline{CS} = 1$ осуществляется режим хранения записанной информации. Считывание производится при $\overline{WR} / RD = 1$ после поступления сигнала выборки $\overline{CS} = 0$.

Лабораторная установка: включает в себя стенд универсальный, плату П6 с исследуемым устройством, карту VI-3 с изображенной на ней схемой устройства.

Экспериментальная часть:

1. Ввод данных осуществляется при помощи счетчика (D10) и кнопки SB1.

2. Для контроля за введенными данными их надо передать на общую шину. Эта передача осуществляется при помощи адресно управляемого мультиплексора (D2). При $A=0$ (устанавливается кнопкой SB2, контролируется HL1) общая шина "захватывается" счетчиком D10. Число, поступившее на общую шину, индицируется блоком индикации (БИ) в шестнадцатеричном коде и одновременно поступает на входы данных ОЗУ (D4) и регистра адреса ОЗУ (D8).

3. В зависимости от того, чем является введенное число - адресом ячейки ОЗУ или данными, подлежащими записи в ОЗУ, тумблерами SA3, SA2, SA1 набирается код соответствующего устройства (011 - регистр адреса или 110 - ОЗУ) и по нажатию кнопки SB3 производится запись числа, находящегося на общей шине, в регистр адреса (D8, контролируется HL5) или по ранее установленному адресу в соответствующую ячейку ОЗУ (D4, контролируется HL8).

4. Для считывания чисел, записанных в ОЗУ, кнопкой SB1 набирают адрес ячейки, подлежащей считыванию (при HL1=0 адрес контролирует БИ), затем при SA3, SA2, SA1=011 нажатием кнопки SB3 переписывают

адрес в RG-A (D8) и после этого при помощи мультиплексора D2 (A=1, HL1 - светится) передают на общую шину и БИ информацию на ОЗУ.

При выполнении работы:

1. Провести очистку ячеек ОЗУ по адресам, заданным преподавателем.
2. Записать в первые шесть ячеек информацию, заданную преподавателем.
3. Считать записанную информацию.
4. Провести демонстрацию выполнения одной из операций (по заданию преподавателя) с подробным объяснением всех выполненных команд.

При подготовке к сдаче зачета по лабораторной работе:

1. Ознакомиться с основными характеристиками ОЗУ.
2. Изучить принцип действия ячеек памяти различного типа и способы их организации в ОЗУ.

Контрольные вопросы:

1. Перечислите основные характеристики ОЗУ.
2. Сделайте сравнительный анализ ОЗУ с произвольной и последовательной выборкой.

ЛАБОРАТОРНАЯ РАБОТА №7

ОДНОВИБРАТОРЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

Цель работы: экспериментальное исследование схем одновибраторов на логических элементах типа И-НЕ.

Общие сведения: Одновибраторами называются устройства, формирующие прямоугольный импульс в ответ на однократное внешнее воздействие (рис.7.1). Наиболее часто используются одновибраторы, запускаемые от коротких (по сравнению с выходными) импульсов с крутым фронтом. Другие типы одновибраторов запускаются в результате скачкообразных изменений входных сигналов, т.е. от длинных (по сравнению с выходными) импульсов с коротким фронтом. Такие одновибраторы называют еще формирователями коротких импульсов или просто формирователями импульсов.

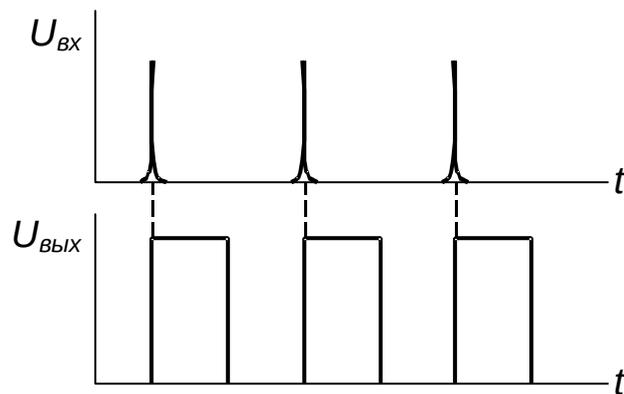


Рис.7.1. Временные диаграммы входного и выходного сигналов одновибратора

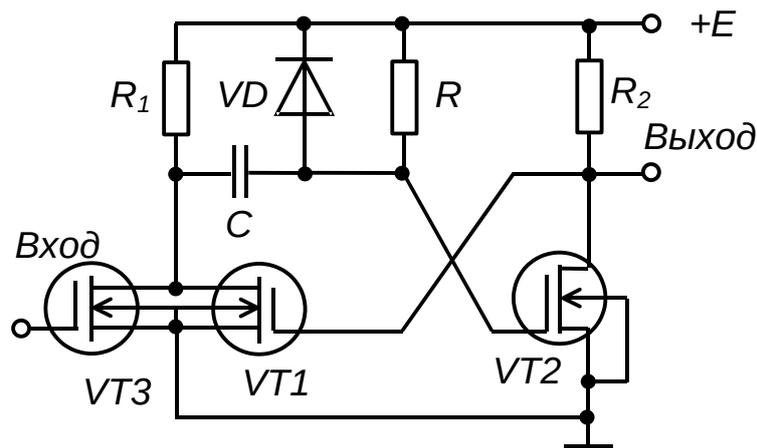
В одновибраторе одно из состояний является локально устойчивым (или просто устойчивым), а другое квазиустойчивым. В устойчивом состоянии одновибратор может находиться неограниченное время («ждать» запускающего импульса), поэтому его часто называют ждущим мультивибратором. Итак, локально устойчивое состояние характеризует исходный режим работы одновибратора. Квазиустойчивое состояние наступает с приходом импульса запуска, и его длительность определяется постоянной времени RC -цепочки.

Зависимыми одновибраторами называются такие, в которых длительность выходного импульса пропорциональна периоду повторения или длительности

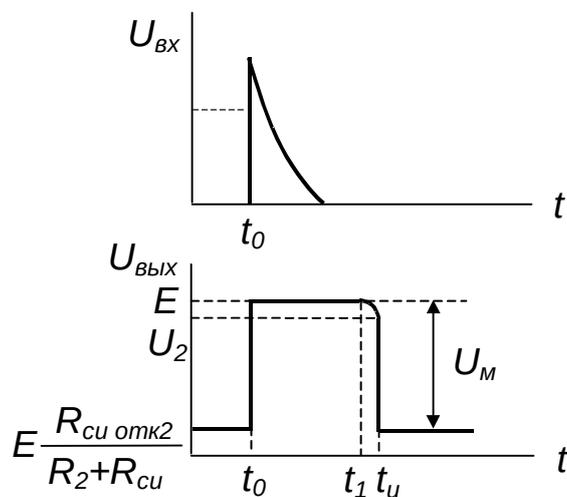
запускающего импульса, а независимыми – такие, в которых параметры выходных импульсов зависят только от параметров схемы. Одновибраторы с положительным временем восстановления могут быть запущены повторно только спустя определенный промежуток времени после окончания выходного импульса, одновибраторы с нулевым временем восстановления – практически сразу после окончания выходного импульса, а одновибраторы с отрицательным временем восстановления – еще во время генерирования импульса (или импульсов). Отрицательное время восстановления в одних случаях желательно, в других – нет. В зависимости от того, появляется ли выходной импульс синхронно с фронтом запускающего импульса или с задержкой, можно различать одновибраторы когерентных и задержанных (расфазированных) импульсов. Тут речь идет не о неизбежных естественных задержках фронтов импульсов, присущих электронным схемам, а о специально введенном расфазировании, которое обычно много больше естественных временных сдвигов.

Принцип построения мультивибраторов аналогичен триггерам (два электронных ключа, соединенные положительной обратной связью), но в схему дополнительно вводятся времязадающие элементы (RC -цепочки). Однако схемы одновибраторов могут реализовываться не только с использованием триггерных структур, но и на базе логических элементов, операционных усилителей и др. Амплитуда и длительность генерируемых импульсов определяется параметрами элементов схем одновибратора, а период следования импульсов задается периодом внешних запускающих импульсов.

Преимущества одновибраторов на МОП-транзисторах по сравнению с одновибраторами на электронных лампах и биполярных транзисторах заключаются в отсутствии потребления мощности от запускающего устройства, в использовании только одного источника питания и уменьшенного количества RC -элементов, в возможности существенного увеличения сопротивления времязадающего резистора без ухудшения температурной стабильности параметров генерируемых импульсов, поскольку через этот резистор не протекают токи, зависящие от температуры, как в одновибраторах на биполярных транзисторах. (рис.7.2., рис.7.3.)



а)



б)

Рис.7.2. Одновибратор с обратной связью сток-затвор с незаземленным резистором (а) и его временные диаграммы (б)

Работа одновибратора, схема которого изображена на рис.7.2,а, поясняется временными диаграммами (рис.7.2,б). В исходном состоянии транзисторы $VT1$ и $VT3$ закрыты, $VT2$ открыт и конденсатор C разряжен. В момент времени t_0 на вход схемы поступает положительный импульс запуска с амплитудой, превышающей пороговое напряжение $U_{зи}^{пор}$, который обеспечивает отпирание транзистора $VT3$, запирает транзистор $VT2$ и отпирание транзистора $VT1$, после чего одновибратор переходит в рабочее (квазистойчивое) состояние. В этом состоянии конденсатор C начинает заряжаться от источника питания через транзистор $VT1$ и этот транзистор открывается. При этом одновибратор продолжает оставаться в квазистойчивом состоянии до момента $t_n > t_1$, поскольку в самом начале

отпирания транзистора ток через него мал и коэффициент передачи по цепи положительной обратной связи меньше единицы.

За счет возникновения лавинообразного процесса в момент t_u транзистор $VT1$ запирается, а $VT2$ открывается. Конденсатор C начинает разряжаться через резистор R_1 и параллельно соединенные резистор R и диод VD . Диод на время разряда открывается до значения, немного превышающего значение E , причем величина скачка равна U . Этот скачок передается через конденсатор C на сток транзистора $VT1$.

Одновибратор с истоковой обратной связью (рис.7.3) не нуждается в

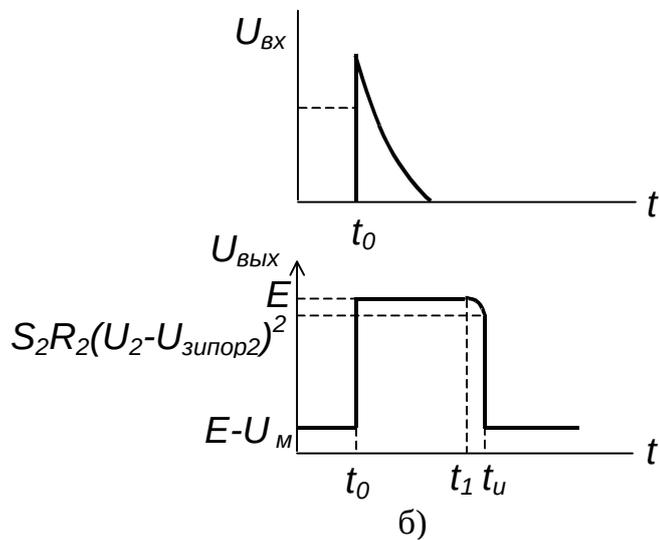
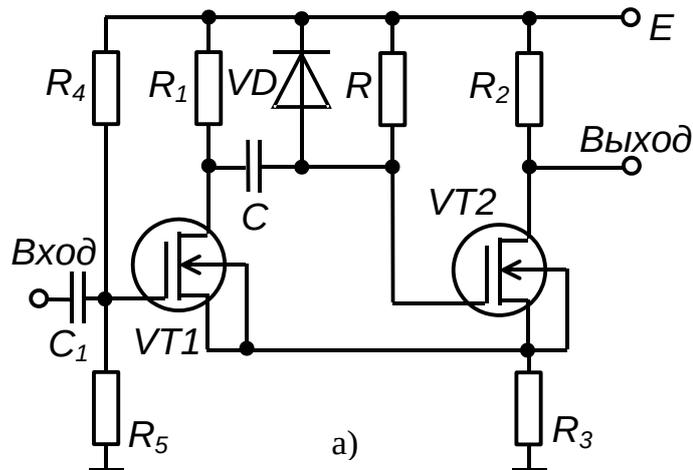


Рис.7.3. Одновибратор с истоковой связью (а) и его временные диаграммы (б)

специальной задающей цепи, но содержит большое количество RC-элементов. Особенность схемы в том, что вход МОП-транзистора никогда не отпирается. В исходном состоянии транзистор $VT1$ закрыт, $VT2$ открыт,

а конденсатор C разряжен. В рабочем состоянии конденсатор C разряжается через R_3 , $VT1$ и R . Количественный анализ показывает, что если во время заряда конденсатора транзистор $VT1$ работает в наклонной области выходных характеристик, форма выходного импульса будет далека от идеальной. Это объясняется тем, что в отличие от пологой области крутизна транзистора оказывается малой и лавинообразный процесс начинается значительно позже того момента, когда отпирается транзистор $VT2$.

Поэтому предпочтительной оказывается работа транзистора $VT1$ в наклонной области характеристик. Для получения большой амплитуды напряжения U_m выходных импульсов, нужно чтобы в исходном состоянии транзистор $VT2$ работал в наклонной области характеристик. Недостатком одновибратора с истоковой обратной связью является небольшая амплитуда выходного импульса из-за наличия резистора R_3 . Другой недостаток – небольшое значение коэффициента передачи по петле положительной обратной связи, поскольку каскад на транзисторе $VT2$ работает как истоковый повторитель. По этой причине разница t_u-t_1 (рис.7.3,б) при прочих равных условиях оказывается существенно большей, чем для схемы одновибратора, приведенной на рис.7.2,а.

Схема ждущего мультивибратора, реализованная на логических элементах "И-НЕ", приведена на рис.7.4.

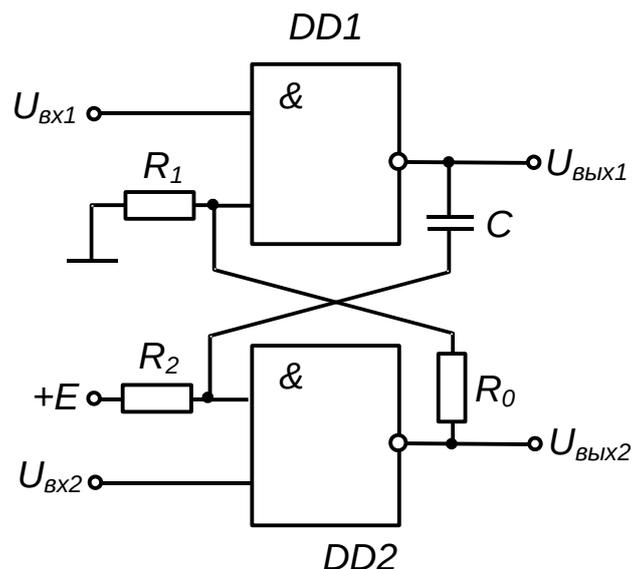


Рис.7.4. Ждущий мультивибратор на логических элементах "И-НЕ"

В такой схеме напряжение E подается только на логический элемент $DD2$, при этом $DD2$ будет открыт, а $DD1$ - закрыт. Это состояние будет устойчивым, так как имеется только одна емкость C , заряженная до уровня величины напряжения питания. Вывести схему из устойчивого состояния можно подачей положительного импульса $U_{вх1}$. Элемент $DD1$ откроется, а $DD2$ - закроется, при этом разряд емкости C будет происходить через сопротивление R_2 и открытый логический элемент $DD1$. Как только напряжение на емкости C понизится до напряжения отпирания логического элемента $DD2$, схема самопроизвольно вернется в исходное состояние. Длительность импульса на выходе ждущего мультивибратора будет определяться временем разряда емкости C , постоянная времени которой $\tau=R_2 \cdot C$.

Лабораторная установка: состоит из стенда ЛОЭ2 со сменной панелью «Одновибраторы на логических элементах», генератора прямоугольных импульсов и двухканального осциллографа С1-77. Принципиальная схема исследуемого устройства изображена на сменной панели.

Экспериментальная часть:

Установить в стенд ЛОЭ2 сменную панель «Одновибраторы на логических элементах».

1. Исследование схемы двухкаскадного одновибратора.

1.1. Установить на генераторе импульсов следующие параметры импульсной последовательности: амплитуда $U=5$ В, частота $f=10$ кГц. Контроль амплитуды импульсов напряжения осуществлять с помощью осциллографа.

1.2. Установить переключатели блока «Коммутаторы» в положение "1" и "3".

1.3. Подать импульсную последовательность на вход "1" стенда. Измерить амплитуды напряжений, длительности импульсов и длительности перепадов импульсов в контрольных точках "1", "2", "3", "4". Зарисовать осциллограммы в этих точках.

1.4. Провести п.1.3. для положений переключателей "1" и "4".

1.5. Поставить переключатель в положение "2" и провести п.1.3 для

положений переключателя "3" и "4".

2. Исследование схемы одновибратора на базе *RS*-триггера.

2.1. Ту же импульсную последовательность подать на вход "2" стенда.

2.2. Произвести измерения согласно п.1.3. для всех комбинаций положений переключателей "5", "6", "7", "8".

Контрольные вопросы:

1. На чем основана работа ждущих мультивибраторов?
2. Какие качества одновибратора характеризует его время восстановления?
3. В чём преимущества одновибраторов на МОП-транзисторах?
4. Какие элементы схем ждущих мультивибраторов обуславливают длительность формируемых импульсов?
5. Поясните принцип работы исследованных схем.

ЛАБОРАТОРНАЯ РАБОТА №8

МУЛЬТИВИБРАТОРЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

Цель работы: экспериментальное исследование схем мультивибраторов на логических элементах "И-НЕ".

Общие сведения: Мультивибраторами называются устройства, формирующие прямоугольные импульсы без внешнего воздействия в автоколебательном режиме (рис.8.1).

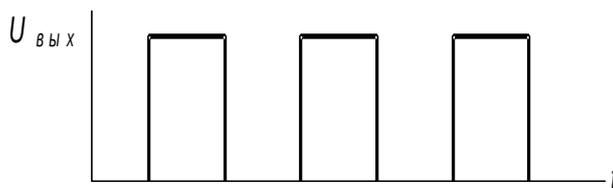


Рис.8.1. Временная диаграмма выходного напряжения мультивибратора в автоколебательном режиме

Известно много вариантов мультивибраторов на электронных лампах, транзисторах, тиристорах и интегральных схемах. Наиболее широко применяются мультивибраторы, построенные на транзисторах. Если используют транзисторы одного типа (*p-n-p* или *n-p-n*), то усилители в таких мультивибраторах возбуждаются поочередно: такие мультивибраторы называются двухфазными. Чередование фаз мультивибраторов определяется динамическим состоянием того из усилителей, который находится в невозбужденном режиме; последний возбуждается тогда, когда действующее на его входе напряжение становится достаточным для отпирания закрытого транзистора. После этого возникает кратковременный регенеративный процесс (в течение которого оба усилителя возбуждены), приводящий к изменению состояния усилителей - опрокидыванию мультивибратора. Если же в усилителях мультивибратора используются транзисторы разного типа, то оба усилителя возбуждаются одновременно и находятся в одном и том же состоянии; затем они почти одновременно переходят в невозбужденное состояние. Переход из возбужденного состояния в невозбужденное определяется соотношением сил токов в коллекторной и базовой цепях насыщенного транзистора усилителя. По принципу работы такой мультивибратор близок к транзисторному блокинг-генератору.

Кроме двухфазных, существуют многофазные (n -фазные) мультивибраторы, состоящие из n резистивных усилителей, охваченных одной общей и n междускадными обратными связями. С выходов n усилителей многофазного мультивибратора можно получить последовательность сдвинутых во времени и в пространстве импульсов, благодаря чему его часто используют в многоканальных системах отбора, передачи и преобразования информации.

Для мультивибратора в автоколебательном режиме в отличие от ждущего мультивибратора от параметров схемы зависят не только амплитуда и длительность генерируемых импульсов, но и частота их следования.

Мультивибраторы имеют два временно устойчивых (квазиустойчивых) состояния, и их переключение обусловлено процессами, протекающими во времязадающих RC -цепях. Различают симметричные мультивибраторы, построенные по симметричной схеме, и несимметричные. У первых длительности рабочих тактов, составляющие в сумме период колебаний, одинаковы, у вторых - разные. Схема симметричного мультивибратора состоит из двух усилительных транзисторных ключей, взаимно охваченных с входов на выходы двумя петлями положительных обратных связей: одна из них образована резистивно-емкостной цепью R_1C_1 , а другая – идентичной цепью R_2C_2 (рис.8.2.)

Рассмотрим работу классической схемы мультивибратора, полагая, что транзисторы практически неинерционные (т.е. достаточно высокочастотны) и переключаются мгновенно. Упрощенные временные диаграммы напряжений на базах и коллекторах обоих транзисторов показаны на рис.8.3.

Пусть в момент времени $t=0$ мультивибратор находится в квазиустойчивом состоянии, при котором транзистор $VT1$ открыт, а транзистор $VT2$ закрыт. В схеме в этом случае имеет место следующее состояние: напряжение на коллекторе транзистора $VT1$ $U_{k1} \approx 0$; напряжение на коллекторе транзистора $VT2$ составляет $U_{k2} \approx E_k$; конденсатор C_2 разряжен, и напряжение на нем и на базе транзистора $VT1$ будет $U_{б1} \approx 0$; конденсатор C_1 заряжен, и напряжение на нем и на базе транзистора $VT2$

равно $U_{б2} \approx E_k$. Такое состояние мультивибратора не является устойчивым, и в схеме одновременно имеют место два процесса.

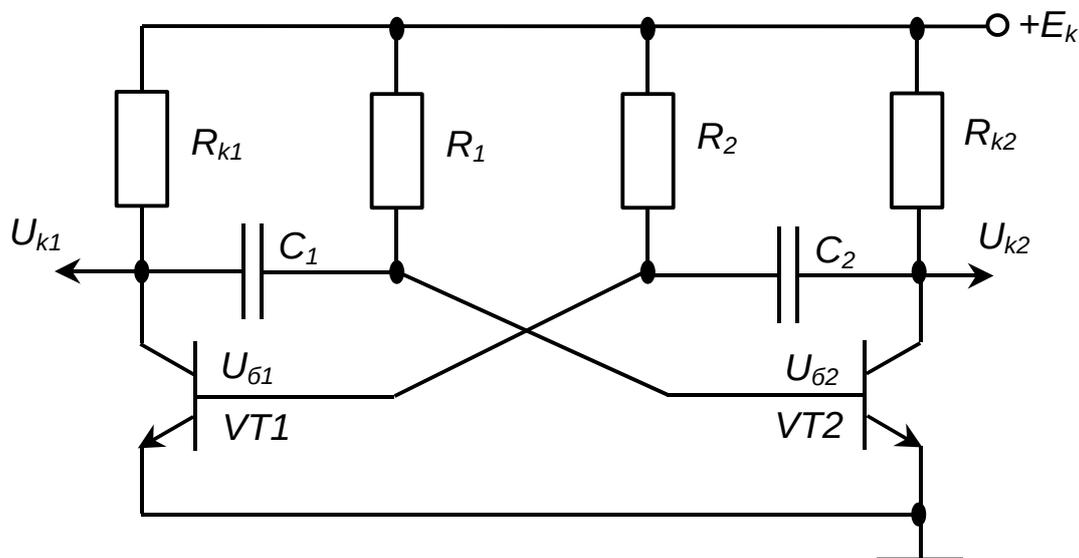


Рис.8.2. Схема симметричного мультивибратора

Первый из них связан с зарядом конденсатора C_2 током, протекающим по цепи: источник $+E_k$, резистор R_{k2} , конденсатор C_2 , цепь база – эмиттер транзистора $VT1$. Второй процесс обусловлен перезарядом конденсатора C_1 током, протекающим по цепи: источник $+E_k$, резистор R_1 , конденсатор C_1 , цепь коллектор – эмиттер открытого транзистора $VT1$. Поскольку в мультивибраторе всегда $R_1 > R_{k2}$ (соответственно и $R_2 > R_{k1}$), то постоянная времени перезаряда конденсатора C_1 : $\tau_n = R_1 C_1$ больше постоянной времени заряда конденсатора C_2 : $\tau_3 = R_{k2} C_2$.

В момент времени t_1 напряжение на конденсаторе C_1 , а значит и на базе транзистора $VT2$, станет равным нулю. Этот транзистор откроется, через него потечет коллекторный ток, вызывая уменьшение напряжения U_{k2} . Отрицательный скачок данного напряжения через конденсатор C_2 передастся на базу транзистора $VT1$, приводя последний к прикрыванию и увеличению его коллекторного напряжения U_{k1} . Положительный скачок напряжения U_{k1} через конденсатор C_1 поступит на базу транзистора $VT2$, что еще больше откроет этот транзистор. В схеме начинается лавинообразный процесс, заканчивающийся переключением мультивибратора в другое квазиустойчивое состояние, когда транзистор $VT2$ открыт и насыщен, а транзистор $VT1$ закрыт. При этом конденсатор

C_1 будет практически разряжен, а конденсатор C_2 заряжен до напряжения $U_{\delta 1} \approx -E_k$. На интервале $t_1 \dots t_2$ происходит перезаряд конденсатора C_2 и заряд конденсатора C_1 , и в момент времени t_2 произойдет новое переключение мультивибратора.

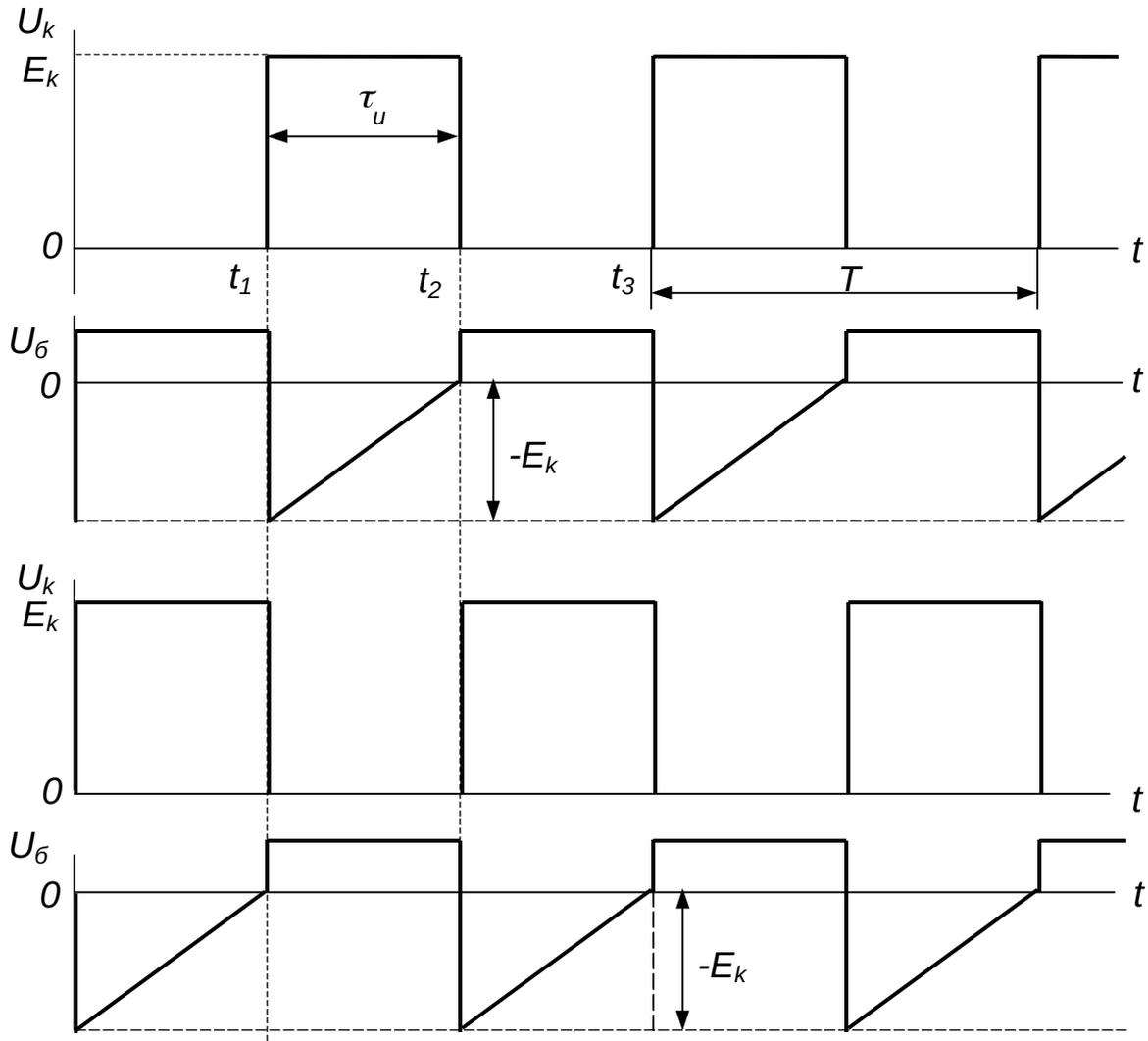


Рис.8.3. Временные диаграммы симметричного мультивибратора

Далее процессы в схеме начнут периодически повторяться, а на коллекторах транзисторов будут формироваться импульсы выходного напряжения. Длительность импульсов напряжения на коллекторах транзисторов соответствует времени перезаряда соответствующего конденсатора.

Наибольший интерес в силу высокой степени симметричности характеристик представляют схемы мультивибраторов, реализованных на

базе логических элементов. Схема мультивибратора в автоколебательном режиме на базе логических элементов "И-НЕ" представлена на рис.8.4.

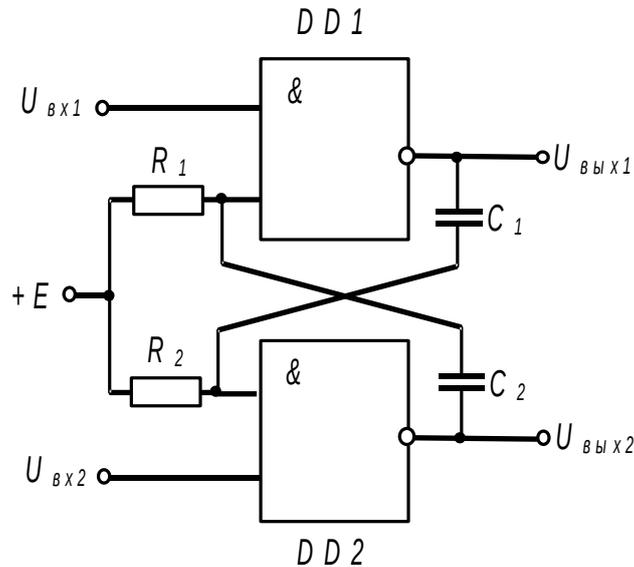


Рис.8.4. Мультивибратор в автоколебательном режиме на логических элементах "И-НЕ"

Такая схема обладает двумя неустойчивыми состояниями, при которых в силу положительной обратной связи один из логических элементов оказывается открытым, а другой - закрытым. Состояние открытого поддерживается положительным напряжением E , а переход схемы из одного состояния в другое происходит через разряд емкостей C_1 и C_2 . На входы $U_{вх1}$ и $U_{вх2}$ подают стабилизированное постоянное напряжение, задающее работу схемы.

Пусть в некоторый момент времени логический элемент $DD1$ закрыт, а $DD2$ - открыт. В этом случае $U_{вых1}$ имеет высокий потенциал (лог.1), емкость C_1 заряжена до напряжения $U_{вых1}$, причем ток заряда протекает через входную цепь открытого элемента $DD2$. Это продолжается до тех пор, пока из-за разряда емкости C_2 напряжение на втором входе элемента $DD1$ не станет равным напряжению отпираания и этот элемент ($DD1$) откроется, то есть $U_{вых1}$ будет иметь низкий потенциал (лог.0). Это будет соответствовать переходу схемы в противоположное состояние. Далее описанный процесс будет повторяться. Время перехода схемы из одного состояния в другое будет задавать длительность генерируемых импульсов и определяться параметрами схемы C_1 , C_2 , R_1 , R_2 . В качестве выхода мультивибратора можно использовать как $U_{вых1}$, так и $U_{вых2}$,

учитывая однако то, что сигналы на них инверсны по отношению друг к другу (сдвинуты по фазе на 180°).

Лабораторная установка: состоит из стенда ЛОЭ2 со сменной панелью «Мультивибраторы на логических элементах» и двухканального осциллографа С1-77. Принципиальная схема исследуемого устройства изображена на сменной панели.

Экспериментальная часть:

1. Установить в стенд ЛОЭ2 сменную панель «Мультивибраторы на логических элементах».

2. Подсоединить канал I осциллографа к гнезду КТ стенда ЛОЭ2. Выбирая на панели «Контрольные точки» последовательно точки "КТ3" и "КТ4", провести исследования характеристик генерируемых прямоугольных импульсов на выходе первого и второго логического элемента при различных значениях емкости. Изменение величины емкости осуществляется переключателями "1-2", "3-4", расположенные на панели «Коммутаторы». Галетные переключатели "9-11" и "12-15" установить в положение "11" и "14", соответственно.

3. Зарисовать полученные осциллограммы для различных значений емкости.

4. По полученным результатам сформулировать выводы.

Контрольные вопросы:

1. В чем заключается принцип работы мультивибратора в автоколебательном режиме?

2. Классифицируйте мультивибраторы, назовите их сходства и различия.

3. Какие элементы мультивибраторов являются времязадающими?

4. Поясните принцип работы исследованной схемы мультивибратора.

5. Назовите области применения мультивибраторов в электронике и технике.